

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Tomoyuki YODA

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HERewith

FOR: SYSTEM AND METHOD FOR ANALYZING NOISE

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number _____, filed _____, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e):
Application No. _____ Date Filed _____

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:


<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-176643	June 20, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. _____ filed _____
- ☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. _____ filed _____; and
- ☐ (B) Application Serial No.(s) _____
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.


Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

S-833

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 6 月 2 0 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 7 6 6 4 3
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 7 6 6 4 3]

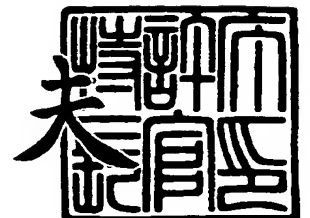
出 願 人 株 式 会 社 東 芝
Applicant(s):



2 0 0 3 年 7 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 5 7 5 8 9

【書類名】 特許願

【整理番号】 ASB029052

【提出日】 平成15年 6月20日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 15/60

【発明の名称】 ノイズ解析システム、及びノイズ解析方法

【請求項の数】 11

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝
マイクロエレクトニクスセンター内

【氏名】 依田 友幸

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100083806

【弁理士】

【氏名又は名称】 三好 秀和

【電話番号】 03-3504-3075

【選任した代理人】

【識別番号】 100068342

【弁理士】

【氏名又は名称】 三好 保男

【選任した代理人】

【識別番号】 100100712

【弁理士】

【氏名又は名称】 岩▲崎▼ 幸邦

【選任した代理人】

【識別番号】 100100929

【弁理士】

【氏名又は名称】 川又 澄雄

【選任した代理人】

【識別番号】 100108707

【弁理士】

【氏名又は名称】 中村 友之

【選任した代理人】

【識別番号】 100095500

【弁理士】

【氏名又は名称】 伊藤 正和

【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

【選任した代理人】

【識別番号】 100098327

【弁理士】

【氏名又は名称】 高松 俊雄

【手数料の表示】

【予納台帳番号】 001982

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ノイズ解析システム、及びノイズ解析方法

【特許請求の範囲】

【請求項 1】 論理回路中のレシーバセルを誤作動させる誤作動因子であって、前記レシーバセルを誤作動させる値をエラー情報として記憶するエラー情報記憶装置と、

前記エラー情報記憶装置から前記エラー情報を選択し、前記エラー情報を補完処理した後の関数の値を、エラー基準として生成するエラー基準生成部と、

前記レシーバセルに入力される前記誤作動因子の値を測定するノイズ解析部と

前記ノイズ解析部により解析された前記誤作動因子の値と前記エラー基準生成部により生成されたエラー基準とを比較し、前記誤作動因子の値が前記エラー基準を超える場合に前記レシーバセルが誤作動することを示す信号を出力する比較部

とを備えることを特徴とするノイズ解析システム。

【請求項 2】 前記エラー情報記憶装置は、前記論理回路中の配線を伝搬する立ち上がり信号に生じたノイズの電圧を格納する立ち上がり信号ノイズ電圧データ格納部、前記論理回路中の配線を伝搬する立ち上がり信号に生じたノイズの時間幅を格納する立ち上がり信号ノイズ時間幅データ格納部、前記論理回路中の配線を伝搬する立ち下がり信号に生じたノイズの電圧差を格納する立ち下がり信号ノイズ電圧データ格納部、前記論理回路中の配線を伝搬する立ち下がり信号に生じたノイズの時間幅を格納する立ち下がり信号ノイズ時間幅データ格納部、或いは前記レシーバセルの負荷容量を格納するレシーバセル負荷容量データ格納部の何れかを備えることを特徴とする請求項 1 に記載のノイズ解析システム。

【請求項 3】 前記論理回路のレイアウトパターンから、クロック信号が伝搬するネットと、クロック信号以外の一般信号が伝搬するネットとを区別し、前記一般信号が伝搬するネットにおいては、立ち上がり信号及び立ち下がり信号に関する前記エラー基準を排除するようエラー基準生成部に命令するネット解析部を更に備えることを特徴とする請求項 1 又は 2 に記載のノイズ解析システム。

【請求項 4】 前記エラー基準生成部により生成された複数の前記エラー基準を解析し、前記エラー基準のうち何れか 1 つのエラー基準が、その他のエラー基準に包含される場合は、前記包含されるエラー基準を排除するように比較部に命令するエラー基準解析部を更に備えることを特徴とする請求項 1 又は 2 に記載のノイズ解析システム。

【請求項 5】 前記論理回路のレイアウトパターンから、配線を伝搬する立ち上がり信号又は立ち下がり信号のうち、前記レシーバセルを動作させる信号を選択し、前記選択された信号と別の信号に生じた誤作動因子に関するエラー基準を排除するようエラー基準生成部に命令する論理接続情報解析部を更に備えることを特徴とする請求項 1 又は 2 に記載のノイズ解析システム。

【請求項 6】 前記論理回路に入力するクロック信号及び一般信号のタイミング情報を入力するタイミング情報入力装置と、

前記タイミング情報入力装置により入力されたタイミング情報を用いて、前記論理回路中の配線を伝搬する信号の波形をシミュレーションするシミュレーション実行部

とを更に備えることを特徴とする請求項 1 ～ 5 の何れか 1 に記載のノイズ解析システム。

【請求項 7】 論理回路中のレシーバセルを誤作動させる誤作動因子であって、前記レシーバセルを誤作動させる値を補完処理した後の関数の値を、エラー基準として生成するステップと、

前記レシーバセルに入力される前記誤作動因子の値を測定するステップと、

前記誤作動因子の値と前記エラー基準とを比較するステップと、

前記誤作動因子の値が前記エラー基準を超える場合に前記レシーバセルが誤作動することを示す信号を出力するステップ

とを備えることを特徴とするノイズ解析方法。

【請求項 8】 前記論理回路のレイアウトパターンから、クロック信号が伝搬するネットと、クロック信号以外の一般信号が伝搬するネットとを区別するステップと、

前記一般信号が伝搬するネットにおいては、立ち上がり信号及び立ち下がり信

号に関する前記エラー基準を排除するように命令するステップ

とを更に備えることを特徴とする請求項7に記載のノイズ解析方法。

【請求項9】複数の前記エラー基準のうち何れか1つのエラー基準が、その他のエラー基準に包含されるか否かを解析するステップと、

包含される前記エラー基準がある場合は、前記包含されるエラー基準を排除するように命令するステップ

とを更に備えることを特徴とする請求項7に記載のノイズ解析方法。

【請求項10】前記論理回路のレイアウトパターンから、配線を伝搬する立ち上がり信号又は立ち下がり信号のうち、前記レシーバセルを動作させる信号を選択するステップと、

前記選択された信号と別の信号に生じた誤作動因子に関するエラー基準を排除するように命令するステップ

とを更に備えることを特徴とする請求項7に記載のノイズ解析方法。

【請求項11】前記論理回路に入力するクロック信号及び一般信号のタイミング情報を入力するステップと、

前記タイミング情報入力装置により入力されたタイミング情報を用いて、前記論理回路中の配線を伝搬する信号の波形をシミュレーションするステップ

とを更に備えることを特徴とする請求項7～10の何れか1に記載のノイズ解析方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、計算機を用いた集積回路のノイズ解析技術に係り、特に集積回路の配線に発生するクロストークノイズを解析するノイズ解析システム、及びノイズ解析方法に関する。

【0002】

【従来の技術】

集積回路において、低出力インピーダンスのトランジスタの駆動能力は大きい
ため、このトランジスタから出力される信号波形は、隣接する配線を伝搬する信

号に大きなクロストークノイズを生じさせやすい。一方、高出力インピーダンスのトランジスタの駆動能力は小さいため、このトランジスタから出力される信号波形は、クロストークノイズの影響を受けやすい。集積回路の高密度化により、論理回路を誤作動させるクロストークノイズは、大きな問題となっている。

【0003】

従来のクロストークノイズ解析方法では、一定の信号（ハイ信号又はロウ信号）が配線を伝搬している状態（以下、「静止状態」という）に、クロストークノイズがレシーバセルの論理回路を反転させ得るか否かがクロストークノイズ発生の基準となっている（例えば、特許文献1参照）。

【0004】

【特許文献1】

特開平6-243193号公報

【0005】

【発明が解決しようとする課題】

従来のクロストークノイズ解析方法では、立ち上がり信号又は立ち下がり信号が配線を伝搬している状態（以下、「遷移状態」という）のクロストークノイズの影響を考慮していない。しかし、静止状態にクロストークノイズがレシーバセルを誤作動させなくても、配線を伝搬する立ち上がり信号又は立ち下がり信号にクロストークノイズが生じ、遷移状態にクロストークノイズがレシーバセルを誤作動させる場合がある。よって、従来のクロストークノイズ解析方法では、レシーバセルの誤作動を完全に防止できない。尚、本明細書では、「立ち上がり信号」及び「立ち下がり信号」とは、矩形波の信号の立ち上がり部及び立ち下がり部に限定されず、立ち上がり部及び立ち下がり部が配線中を進行していく信号を意味する。

【0006】

一方、静止状態のクロストークノイズを基準にし、遷移状態のクロストークノイズの影響を一律に見積もった上で、設計変更することも可能である。しかし、係る設計変更は、過剰設計となり、回路面積及び消費電力を増加させ、回路速度を低下させる。

【0007】

本発明は、上記のような問題点を解消するためになされたもので、大規模集積回路のレイアウトパターンについて、自動的にクロストークノイズによる誤作動が発生する危険性がある箇所を検出するノイズ解析システム、及びノイズ解析方法を提供することを目的とする。

【0008】

【課題を解決するための手段】

本発明の第1の特徴は、論理回路中のレシーバセルを誤作動させる誤作動因子であって、レシーバセルを誤作動させる値をエラー情報として記憶するエラー情報記憶装置と、エラー情報記憶装置からエラー情報を選択し、エラー情報を補完処理した後の関数の値を、エラー基準として生成するエラー基準生成部と、レシーバセルに入力される誤作動因子の値を測定するノイズ解析部と、ノイズ解析部により解析された誤作動因子の値とエラー基準生成部により生成されたエラー基準とを比較し、誤作動因子の値がエラー基準を超える場合にレシーバセルが誤作動することを示す信号を出力する比較部とを備えることを要旨とする。

【0009】

本発明の第2の特徴は、論理回路中のレシーバセルを誤作動させる誤作動因子であって、レシーバセルを誤作動させる値を補完処理した後の関数の値を、エラー基準として生成するステップと、レシーバセルに入力される誤作動因子の値を測定するステップと、誤作動因子の値とエラー基準とを比較するステップと、誤作動因子の値がエラー基準を超える場合にレシーバセルが誤作動することを示す信号を出力するステップとを備えることを要旨とする。

【0010】

【発明の実施の形態】

(第1の実施の形態)

図1に示すように、本発明の第1の実施の形態に係るクロストークノイズ解析システムは、バス50に接続された、論理接続情報入力装置1、CPU2、エラー情報記憶装置3、主記憶装置4、出力装置5を備える。CPU2は、エラー基準生成部10、シミュレーション実行部15、ノイズ解析部20、比較部25を

更に備える。

【0011】

論理接続情報入力装置 1 は、設計しようとする論理回路のレイアウトパターンのデータを主記憶装置 4 に入力する。例えば、論理接続情報入力装置 1 は、図 2 に示すように、レシーバセル R 1 と、配線 N 2 を介してクロック信号をレシーバセル R 1 へ出力するドライバ D 2 と、配線 N 2 に近接する配線 N 1 と、配線 N 1 を介して一般信号を出力するドライバ D 1 とから構成される論理回路のレイアウトパターンのデータを主記憶装置 4 に入力する。

【0012】

本明細書では、クロストークノイズの影響を与えるドライバ D 1 を「攻撃配線ドライバ」、クロストークノイズの影響を受けるドライバ D 2 を「被害配線ドライバ」、クロストークノイズの影響を与える配線 N 1 を「攻撃配線」、クロストークノイズの影響を受ける配線 N 2 を「被害配線」、クロストークノイズの影響を受けるレシーバセル R 1 を「被害レシーバセル」と定義する。

【0013】

エラー情報記憶装置 3 は、エラー情報を記憶する。「エラー情報」とは、信号の遷移状態で発生することにより、クロストークノイズが被害レシーバセルを誤作動させる「誤作動因子」の値である。回路シミュレーションや実際の測定により測定された「エラー情報」が、エラー情報記憶装置 3 に記憶される。本発明の第 1 の実施の形態に係るクロストークノイズ解析システムでは、図 1 に示すように、立ち上がり信号ノイズ電圧、立ち上がり信号ノイズ時間幅、立ち下がり信号ノイズ電圧、及び立ち下がり信号ノイズ時間幅がエラー情報として、立ち上がり信号ノイズ電圧データ格納部 3 1、立ち上がり信号ノイズ時間幅データ格納部 3 2、立ち下がり信号ノイズ電圧データ格納部 3 3 及び立ち下がり信号ノイズ時間幅データ格納部 3 4 にそれぞれ格納される。

【0014】

「立ち上がり信号ノイズ電圧」とは、配線を伝搬する立ち上がり信号に生じたクロストークノイズの電圧であって、被害レシーバセルを誤作動させるものをいう。例えば、図 3 に示すように、図 2 中の配線 N 1 に信号 W 1 が時間 T 1 に立ち

下がることによって、図 2 中の配線 N 2 を伝搬する立ち上がり信号 W 2 に発生するクロストークノイズの電圧 ($\Delta v = V_2 - V_1$) が、図 2 中のレシーバセル R 1 に誤作動を起こさせる場合、「立ち上がり信号ノイズ電圧 (Δv)」は、エラー情報として立ち上がり信号ノイズ電圧データ格納部 3 1 に格納される。

【0015】

「立ち上がり信号ノイズ時間幅」とは、配線を伝搬する立ち上がり信号に生じたクロストークノイズの時間幅であって、被害レシーバセルを誤作動させるものをいう。例えば、図 3 に示すように、図 2 中の配線 N 1 に信号 W 1 が時間 T 1 に立ち下がることによって、配線 N 2 を伝搬する立ち上がり信号 W 2 に発生するクロストークノイズの時間幅 ($\Delta t = T_2 - T_1$) が、レシーバセル R 1 に誤作動を起こさせる場合、「立ち上がり信号ノイズ時間幅 (Δt)」は、エラー情報として立ち上がり信号ノイズ時間幅データ格納部 3 2 に格納される。

【0016】

「立ち下がり信号ノイズ電圧」とは、配線を伝搬する立ち下がり信号に生じたクロストークノイズの電圧であって、被害レシーバセルを誤作動させるものをいう。例えば、図 4 に示すように、図 2 中の配線 N 1 に信号 W 1 が時間 T 1 に立ち上がることによって、配線 N 2 を伝搬する立ち下がり信号 W 2 に発生するクロストークノイズの電圧 ($\Delta v = V_4 - V_3$) が、レシーバセル R 1 に誤作動を起こさせる場合、「立ち下がり信号ノイズ電圧 (Δv)」は、エラー情報として立ち下がり信号ノイズ電圧データ格納部 3 3 に格納される。

【0017】

「立ち下がり信号ノイズ時間幅」とは、配線を伝搬する立ち下がり信号に生じたクロストークノイズの時間幅であって、被害レシーバセルを誤作動させるものをいう。例えば、図 4 に示すように、図 2 中の配線 N 1 に信号 W 1 が時間 T 1 に立ち上がることによって、配線 N 2 を伝搬する立ち下がり信号 W 2 に発生するクロストークノイズの時間幅 ($\Delta t = T_4 - T_3$) が、レシーバセル R 1 に誤作動を起こさせる場合、「立ち下がり信号ノイズ時間幅 (Δt)」は、エラー情報として立ち下がり信号ノイズ時間幅データ格納部 3 4 に格納される。

【0018】

エラー情報は、被害レシーバセルの種類、特性により異なる。よって、エラー情報記憶装置 3 は、被害レシーバセルの種類、特性により異なった複数のエラー情報を記憶する。

【0019】

主記憶装置 4 は、論理接続情報入力装置 1 により、データとして入力されたレイアウトパターン及び、CPU 2 で処理されたデータを記憶する。出力装置 5 は、クロストークノイズによる誤作動が発生すると判断された箇所を出力する。

【0020】

エラー基準生成部 10 は、エラー情報記憶装置 3 からエラー情報を選択し、被害レシーバセルに応じたエラー基準を生成する。エラー情報は、複数選択されてもよい。例えば、エラー情報として、立ち下がり信号ノイズ電圧と立ち下がり信号ノイズ時間幅が選択された場合、エラー基準は、図 5 に示すような関数 $[\Delta v = f_1(\Delta t)]$ の値として生成される。「立ち下がり信号ノイズ電圧」と「立ち下がり信号ノイズ時間幅」をプロットし、補完処理をした後の関数 $[\Delta v = f_1(\Delta t)]$ の値を、エラー基準生成部 10 はエラー基準として生成する。このエラー基準を、以下「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」という。尚、補完処理には、最近傍法、線形補完法、3 次補完法等がある。

【0021】

シミュレーション実行部 15 は、論理接続情報入力装置 1 により、データとして入力されたレイアウトパターンに対し、被害配線における信号の波形、特に被害レシーバセルに入力される信号の波形をシミュレーションする。例えば、図 2 に示す論理回路において、レシーバセル R 1 に入力されるクロック信号、即ち配線 N 2 を伝搬する信号の波形をシミュレーションする。

【0022】

ノイズ解析部 20 は、シミュレーション実行部 15 によるシミュレーションの結果から、クロストークノイズを検出する。そして、検出されたクロストークノイズの「誤作動因子」を測定する。例えば、図 4 に示すように、図 2 中の配線 N 2 を伝搬する立ち下がり信号に生じたクロストークノイズの電圧 (Δv) 及び時間幅 (Δt) を測定する。

【0023】

比較部 25 は、ノイズ解析部 20 により測定されたクロストークノイズの「誤作動因子」と、エラー基準生成部 10 により生成されたエラー基準とを比較する。例えば、比較部 25 は、図 4 に示す配線を伝搬する立ち下がり信号に生じたクロストークノイズの電圧 (Δv) 及び時間幅 (Δt) と、図 5 に示すエラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」とを比較する。比較した結果、「誤作動因子」が、エラー基準を超える場合、比較部 25 は、クロストークノイズが被害レシーバセルを誤作動させると判断し、誤作動が生じることを示す「エラー信号」を出力装置 5 へ出力する。逆に、「誤作動因子」が、エラー基準を超えない場合、比較部 25 は、クロストークノイズが被害レシーバセルを誤作動させないと判断し、誤作動が生じないことを示す「正常信号」を出力装置 5 へ出力する。

【0024】

例えば、図 5 に示すように、配線を伝搬する立ち下がり信号に生じたクロストークノイズの電圧 (Δv) 及び時間幅 (Δt) が、点 P1 であったとする。この場合、エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」の値を超えるため、比較部 25 は、「エラー信号」を出力装置 5 へ出力する。逆に、クロストークノイズの電圧 (Δv) 及び時間幅 (Δt) が図 5 における点 P2 であったとする。この場合、エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」の値を超えないため、比較部 25 は、「正常信号」を出力装置 5 へ出力する。

【0025】

本発明の第 1 の実施の形態に係るクロストークノイズ解析方法を、図 6 のフロー図を参照して説明する。

【0026】

(イ) 先ず、ステップ S100 において、論理接続情報入力装置 1 により設計しようとする論理回路のレイアウトパターンが、データとして入力される。ステップ S105 において、エラー基準生成部 10 が、エラー基準を生成する。例えば、エラー基準生成部 10 は、「立ち下がり信号ノイズ電圧－立ち下がり信号ノ

イズ時間幅」を、エラー基準として生成する。

【0027】

(ロ) ステップS110において、シミュレーション実行部15は、論理接続情報入力装置1により、データとして入力されたレイアウトパターンに対し、被害配線における信号の波形をシミュレーションする。

【0028】

(ハ) ステップS115において、ノイズ解析部20は、クロストークノイズを検出する。そして、ステップS120において、ノイズ解析部20は、検出されたクロストークノイズの「誤作動因子」を測定する。

【0029】

(ニ) ステップS125において、比較部25は、ノイズ解析部20により測定されたクロストークノイズの「誤作動因子」と、エラー基準生成部10により生成されたエラー基準とを比較する。比較した結果、ステップS130において、「誤作動因子」が、エラー基準を超える場合、ステップS135において、比較部25は、クロストークノイズが被害レシーバセルを誤作動させると判断し、誤作動が生じることを示す「エラー信号」を出力装置5へ出力する。逆に、ステップS130において、「誤作動因子」が、エラー基準を超えない場合、ステップS140において、比較部25は、クロストークノイズが被害レシーバセルを誤作動させないと判断し、誤作動が生じないことを示す「正常信号」を出力装置5へ出力する。

【0030】

本発明の第1の実施の形態によれば、遷移状態のクロストークノイズの影響を的確に把握できる。又、クロストークノイズによる誤作動を生じない論理回路の最適設計が可能となるため、過剰設計を防ぎ、小面積化及び低消費電力化に資する。

【0031】

(第2の実施の形態)

図7に示すように、本発明の第2の実施の形態に係るクロストークノイズ解析

システムは、被害レシーバセル負荷容量データ格納部 35 が、エラー情報としてエラー情報記憶装置 3 に記憶される点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。

【0032】

「被害レシーバセル負荷容量」とは、クロストークノイズにより誤作動した場合における、被害レシーバセルの負荷容量をいう。例えば、図 4 に示す「立ち下がり信号ノイズ電圧 (Δv)」及び「立ち下がり信号ノイズ時間幅 (Δt)」が、図 2 中のレシーバセル R 1 に誤作動を起こさせる場合、レシーバセル R 1 の負荷容量は、エラー情報「被害レシーバセル負荷容量 (C)」として、被害レシーバセル負荷容量データ格納部 35 に格納される。

【0033】

エラー基準生成部 10 は、エラー情報記憶装置 3 から立ち下がり信号ノイズ電圧、立ち下がり信号ノイズ時間幅、及び被害レシーバセル負荷容量を選択した場合、図 8 に示すような関数 $[C = f_2(\Delta v, \Delta t)]$ の値をエラー基準として生成する。「立ち下がり信号ノイズ電圧」と「立ち下がり信号ノイズ時間幅」と「被害レシーバセル負荷容量」をプロットし、補完処理をした後の関数 $[C = f_2(\Delta v, \Delta t)]$ の値を、エラー基準生成部 10 はエラー基準とする。このエラー基準を、以下「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅－被害レシーバセル負荷容量」という。

【0034】

本発明の第 2 の実施の形態に係るクロストークノイズ解析方法を、図 9 のフロー図を参照して説明する。

【0035】

(イ) 先ず、ステップ S 200 において、論理接続情報入力装置 1 により設計しようとする論理回路のレイアウトパターンが、データとして入力される。ステップ S 205 において、エラー基準生成部 10 が、「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅－被害レシーバセル負荷容量」を、エラー基準として生成する。

【0036】

(ロ) ステップ S 2 1 0 において、シミュレーション実行部 1 5 は、論理接続情報入力装置 1 により、データとして入力されたレイアウトパターンに対し、被害配線における信号の波形をシミュレーションする。

【0037】

(ハ) ステップ S 2 1 5 において、ノイズ解析部 2 0 は、クロストークノイズを検出する。そして、ステップ S 2 2 0 において、ノイズ解析部 2 0 は、検出されたクロストークノイズの「誤作動因子」である被害配線を伝搬するクロストークノイズの電圧、時間幅及び被害レシーバセルの負荷容量を測定する。例えば、図 2 中の配線 N 2 を伝搬する立ち下がり信号に生じたクロストークノイズの電圧 (Δv)、時間幅 (Δt) 及び図 2 中のレシーバセル R 1 の負荷容量を、ノイズ解析部 2 0 は測定する。

【0038】

(ニ) ステップ S 2 2 5 において、比較部 2 5 は、クロストークノイズの電圧、時間幅及び被害レシーバセルの負荷容量と、エラー基準生成部 1 0 により生成されたエラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅－被害レシーバセル負荷容量」とを比較する。比較の結果、ステップ S 2 2 7 において、「誤作動因子」であるクロストークノイズの電圧、時間幅及び被害レシーバセルの負荷容量が、エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅－被害レシーバセル負荷容量」の値を超える場合は、ステップ S 2 3 0 において、比較部 2 5 は、「エラー信号」を出力装置 5 へ出力する。逆に、ステップ S 2 2 7 において、クロストークノイズの電圧、時間幅及び被害レシーバセルの負荷容量が、エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅－被害レシーバセル負荷容量」の値を超えない場合は、ステップ S 2 3 5 において、比較部 2 5 は、「正常信号」を出力装置 5 へ出力する。

【0039】

例えば、クロストークノイズの電圧、時間幅及び被害レシーバセルの負荷容量が、図 8 における点 P 3 であったとする。この場合、点 P 3 の位置はエラー基準を超えた位置にあるため、比較部 2 5 は、「エラー信号」を出力装置 5 へ出力する。一方、クロストークノイズの電圧、時間幅及び被害レシーバセルの負荷容量

が、図 8 における点 P 4 であったとする。この場合、点 P 4 の位置はエラー基準を超えない位置にあるため、比較部 25 は、「正常信号」を出力装置 5 へ出力する。

【0040】

本発明の第 2 の実施の形態によれば、遷移状態のクロストークノイズの影響を的確に把握できる。又、クロストークノイズによる誤作動を生じない論理回路の最適設計が可能となるため、過剰設計を防ぎ、小面積化及び低消費電力化に資する。

【0041】

(第 3 の実施の形態)

図 10 に示すように、本発明の第 3 の実施の形態に係るクロストークノイズ解析システムでは、静止時ノイズ電圧（立ち上がり）、静止時ノイズ時間幅（立ち上がり）、静止時ノイズ電圧（立ち下がり）、及び静止時ノイズ時間幅（立ち下がり）が、エラー情報として、静止時ノイズ電圧（立ち上がり）データ格納部 36、静止時ノイズ時間幅（立ち上がり）データ格納部 37、静止時ノイズ電圧（立ち下がり）データ格納部 38 及び静止時ノイズ時間幅（立ち下がり）データ格納部 39 に、それぞれ格納される点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。又、本発明の第 3 の実施の形態に係るクロストークノイズ解析システムは、ネット解析部 6 を備える点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。

【0042】

「静止時ノイズ電圧（立ち上がり）」とは、配線を伝搬する一定の信号に生じたクロストークノイズの電圧であって、被害レシーバセルに立ち上がり信号と誤認させるものをいう。例えば、図 11 に示すように、図 2 中の配線 N 1 に信号 W 1 が時間 T 5 に立ち上がることによって、図 2 中の配線 N 2 を伝搬する一定のロウ信号 W 2 に発生するクロストークノイズの電圧（ Δv ）が立ち上がり信号として、図 2 中のレシーバセル R 1 に誤作動を起こさせる場合、「静止時ノイズ電圧（立ち上がり）（ Δv ）」は、エラー情報として静止時ノイズ電圧（立ち上がり

) データ格納部 36 に格納される。

【0043】

「静止時ノイズ時間幅（立ち上がり）」とは、配線を伝搬する一定の信号に生じたクロストークノイズの時間幅であって、被害レシーバセルに立ち上がり信号と誤認させるものをいう。例えば、図 11 に示すように、配線 N1 に信号 W1 が時間 T5 に立ち上がることによって、配線 N2 に信号 W2 が静止時に発生するクロストークノイズの時間幅 ($\Delta t = T6 - T5$) が立ち上がり信号として、レシーバセル R1 に誤作動を起こさせる場合、「静止時ノイズ時間幅（立ち上がり）(Δt)」は、エラー情報として静止時ノイズ時間幅（立ち上がり）データ格納部 37 に格納される。

【0044】

「静止時ノイズ電圧（立ち下がり）」とは、配線を伝搬する一定の信号に生じたクロストークノイズの電圧であって、被害レシーバセルに立ち下がり信号と誤認させるものをいう。例えば、図 12 に示すように、配線 N1 に信号 W1 が時間 T7 に立ち下がることによって、配線 N2 を伝搬する一定のハイ信号 W2 に発生するクロストークノイズの電圧 ($\Delta v = V8 - V7$) が立ち下がり信号として、レシーバセル R1 に誤作動を起こさせる場合、「静止時ノイズ電圧（立ち下がり）(Δv)」は、エラー情報として静止時ノイズ電圧（立ち下がり）データ格納部 38 に格納される。

【0045】

「静止時ノイズ時間幅（立ち下がり）」とは、配線を伝搬する一定の信号に生じたクロストークノイズの時間幅であって、被害レシーバセルに立ち下がり信号と誤認させるものをいう。例えば、図 12 に示すように、配線 N1 に信号 W1 が時間 T7 に立ち下がることによって、配線 N2 に信号 W2 が静止時に発生するクロストークノイズの時間幅 ($\Delta t = T8 - T7$) が立ち下がり信号として、レシーバセル R1 に誤作動を起こさせる場合、「静止時ノイズ時間幅（立ち下がり）(Δt)」は、エラー情報として静止時ノイズ時間幅（立ち下がり）データ格納部 39 に格納される。

【0046】

ネット解析部 6 は、論理接続情報入力装置 1 により、データとして入力されたレイアウトパターンから、クロック信号が伝搬するネットと、クロック信号以外の一般信号が伝搬するネットとを区別する。例えば、図 2 において、クロック信号が伝搬するネットである配線 N 2 と、一般信号が伝搬するネットである N 1 とを区別する。ネット解析部 6 は、一般信号が伝搬するネットにおいては、被害配線を伝搬する立ち上がり信号及び立ち下がり信号に生じた誤作動因子に関するエラー基準を、排除するようエラー基準生成部 10 に命令する。

【0047】

エラー基準生成部 10 は、エラー情報記憶装置 3 から静止時ノイズ電圧（立ち上がり）、及び静止時ノイズ時間幅（立ち上がり）を選択した場合、図 13 に示すような関数 $[\Delta v = f_3(\Delta t)]$ の値をエラー基準として生成する。「静止時ノイズ電圧（立ち上がり）」及び「静止時ノイズ時間幅（立ち上がり）」をプロットし、補完処理をした後の関数 $[\Delta v = f_3(\Delta t)]$ の値を、エラー基準生成部 10 はエラー基準とする。このエラー基準を、以下「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」という。

【0048】

エラー基準生成部 10 は、一般信号が伝搬するネットにおいては、被害配線を伝搬する立ち上がり信号及び立ち下がり信号に生じた誤作動因子に関するエラー基準を、生成しない。例えば、一般信号が伝搬するネットにおいては、「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」は生成されず、「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」のみが生成される。この場合、クロストークノイズによる立ち上がり信号又は立ち下がり信号の影響は、一般信号の遅延の調整により解決される。

【0049】

本発明の第 3 の実施の形態に係るクロストークノイズ解析方法を、図 14 のフロー図を参照して説明する。

【0050】

(イ) 先ず、ステップ S 300 において、論理接続情報入力装置 1 により設計しようとする論理回路のレイアウトパターンが、データとして入力される。ステ

ップS305において、ネット解析部6は、論理接続情報入力装置1により、データとして入力されたレイアウトパターンから、クロック信号が伝搬するネットと、一般信号が伝搬するネットとを区別する。ステップS310において、ネット解析部6は、一般信号が伝搬するネットにおいては、立ち上がり信号及び立ち下がり信号に生じた誤作動因子に関するエラー基準を、排除するようエラー基準生成部10に命令する。ステップS315において、エラー基準生成部10が、エラー基準を生成する。このとき、排除されたエラー基準は生成されない。

【0051】

(ロ) ステップS320において、シミュレーション実行部15は、論理接続情報入力装置1により、データとして入力されたレイアウトパターンに対し、遷移状態及び静止状態の信号の波形をシミュレーションする。

(ハ) ステップS325において、ノイズ解析部20は、クロストークノイズを検出する。そして、ステップS330において、ノイズ解析部20は、検出されたクロストークノイズの「誤作動因子」を測定する。例えば、ノイズ解析部20は、一定の信号に生じたクロストークノイズの電圧(Δv)、時間幅(Δt)、及び立ち下がり信号に生じたクロストークノイズの電圧(Δv)、時間幅(Δt)を測定する。

【0052】

(ニ) ステップS335において、ノイズ解析部20により測定されたクロストークノイズの「誤作動因子」と、エラー基準生成部10により生成されたエラー基準とを比較する。

【0053】

例えば、比較部25は、クロストークノイズの電圧(Δv)、時間幅(Δt)と、エラー基準生成部10により生成されたエラー基準「静止時ノイズ電圧(立ち上がり)－静止時ノイズ時間幅(立ち上がり)」とを比較し、クロック信号においては、更に立ち下がり信号に生じたクロストークノイズの電圧(Δv)、時間幅(Δt)と、エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」とを比較する。

【0054】

(ホ) 比較した結果、ステップ S 3 4 0 において、「誤作動因子」が、エラー基準を超える場合、ステップ S 3 4 5 において、比較部 2 5 は、クロストークノイズが被害レシーバセルを誤作動させると判断し、誤作動が生じることを示す「エラー信号」を出力装置 5 へ出力する。逆に、ステップ S 3 4 0 において、「誤作動因子」が、エラー基準を超えない場合、ステップ S 3 5 0 において、比較部 2 5 は、クロストークノイズが被害レシーバセルを誤作動させないと判断し、誤作動が生じないことを示す「正常信号」を出力装置 5 へ出力する。

【0055】

例えば、一定の信号に生じたクロストークノイズの電圧 (Δv)、時間幅 (Δt) が、図 1 3 における点 P 5 であったとする。この場合、点 P 5 の位置はエラー基準を超えた位置にあるため、比較部 2 5 は、「エラー信号」を出力装置 5 へ出力する。一方、一般信号が伝搬するネットにおいて、一定の信号に生じたクロストークノイズの電圧 (Δv)、時間幅 (Δt) が、図 1 3 における点 P 6 であったとする。この場合、点 P 6 の位置はエラー基準「静止時ノイズ電圧-静止時ノイズ時間幅」を超えない位置にあるため、比較部 2 5 は、「正常信号」を出力装置 5 へ出力する。

【0056】

本発明の第 3 の実施の形態によれば、ネットごとに使用するエラー基準を選択することにより、クロストークノイズ解析の擬似エラーが減り、論理回路の最適設計の高速化が図れる。

【0057】

(第 4 の実施の形態)

図 1 5 に示すように、本発明の第 4 の実施の形態に係るクロストークノイズ解析システムでは、静止時ノイズ電圧 (立ち上がり)、静止時ノイズ時間幅 (立ち上がり)、静止時ノイズ電圧 (立ち下がり)、及び静止時ノイズ時間幅 (立ち下がり) が、エラー情報として、静止時ノイズ電圧 (立ち上がり) データ格納部 3 6、静止時ノイズ時間幅 (立ち上がり) データ格納部 3 7、静止時ノイズ電圧 (立ち下がり) データ格納部 3 8 及び静止時ノイズ時間幅 (立ち下がり) データ格

納部 39 に、それぞれ格納される点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。又、本発明の第 4 の実施の形態に係るクロストークノイズ解析システムは、エラー基準解析部 7 を備える点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。

【0058】

エラー基準解析部 7 は、エラー基準生成部 10 により生成された複数のエラー基準を解析し、複数のエラー基準のうち何れか 1 つのエラー基準が、その他のエラー基準に包含される場合は、その包含されるエラー基準を排除するように比較部 25 に命令する。比較部 25 は、その包含されるエラー基準を排除する。例えば、図 16 において、クロストークノイズの電圧、時間幅が、エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」を超える場合は、常にエラー基準「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」を超える。即ち、「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」は、「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」に包含される。よって、この場合、「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」は、エラー基準として排除される。

【0059】

本発明の第 4 の実施の形態に係るクロストークノイズ解析方法を、図 17 のフロー図を参照して説明する。

【0060】

(イ) 先ず、ステップ S400 において、論理接続情報入力装置 1 により設計しようとする論理回路のレイアウトパターンが、データとして入力される。ステップ S405 において、エラー基準生成部 10 が、エラー基準を生成する。例えば、エラー基準生成部 10 は、「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」と「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」を、エラー基準としてエラー情報記憶装置 3 から生成する。ステップ S410 において、エラー基準解析部 7 は、包含されるエラー基準があるか解析する。例えば、エラー基準解析部 7 は、エラー基準「立ち下がり信号ノイズ電圧

「立ち下がり信号ノイズ時間幅」と「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」のうち一方のエラー基準が、他方のエラー基準に包含されるか否か解析する。解析の結果、ステップS415において、包含されるエラー基準があると解析された場合は、エラー基準解析部7は、ステップS420において、包含されるエラー基準を排除するように比較部25に命令し、ステップS425へ進む。

【0061】

(ロ) ステップS425において、シミュレーション実行部15は、論理接続情報入力装置1により、データとして入力されたレイアウトパターンに対し、被害配線を伝搬する信号の波形をシミュレーションする。

【0062】

(ハ) ステップS430において、ノイズ解析部20は、クロストークノイズを検出する。そして、ステップS435において、ノイズ解析部20は、検出されたクロストークノイズの「誤作動因子」を測定する。例えば、ノイズ解析部20は、一定の信号に生じたクロストークノイズの電圧 (Δv)、時間幅 (Δt) と、立ち下がり信号に生じたクロストークノイズの電圧 (Δv)、時間幅 (Δt) を測定する。

【0063】

(ニ) ステップS440において、ノイズ解析部20により測定されたクロストークノイズの「誤作動因子」と、エラー基準生成部10により生成されたエラー基準とを比較する。この場合、比較部25は、排除されたエラー基準を用いない。例えば、比較部25は、図16に示すように、「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」が、「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」に包含される場合、立ち下がり信号に生じたクロストークノイズの電圧 (Δv)、時間幅 (Δt) と、エラー基準生成部10により生成されたエラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」とを比較しない。

【0064】

(ホ) 比較した結果、ステップS445において、「誤作動因子」が、エラー

基準を超える場合、ステップ S 4 5 0 において、比較部 2 5 は、クロストークノイズが被害レシーバセルを誤作動させると判断し、誤作動が生じることを示す「エラー信号」を出力装置 5 へ出力する。逆に、ステップ S 4 4 5 において、「誤作動因子」が、エラー基準を超えない場合、S 4 5 5 において、比較部 2 5 は、クロストークノイズが被害レシーバセルを誤作動させないと判断し、誤作動が生じないことを示す「正常信号」を出力装置 5 へ出力する。

【0065】

本発明の第 4 の実施の形態によれば、ネットごとに使用するエラー基準を選択することにより、クロストークノイズ解析の擬似エラーが減り、論理回路の最適設計の高速化が図れる。

(第 5 の実施の形態)

図 1 8 に示すように、本発明の第 5 の実施の形態に係るクロストークノイズ解析システムでは、静止時ノイズ電圧（立ち上がり）、静止時ノイズ時間幅（立ち上がり）、静止時ノイズ電圧（立ち下がり）、及び静止時ノイズ時間幅（立ち下がり）が、エラー情報として、静止時ノイズ電圧（立ち上がり）データ格納部 3 6、静止時ノイズ時間幅（立ち上がり）データ格納部 3 7、静止時ノイズ電圧（立ち下がり）データ格納部 3 8 及び静止時ノイズ時間幅（立ち下がり）データ格納部 3 9 に、それぞれ格納される点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。又、図 1 8 に示すように、本発明の第 5 の実施の形態に係るクロストークノイズ解析システムでは、タイミング情報入力装置 9 と論理接続情報解析部 8 を備える点で、図 1 に示す本発明の第 1 の実施の形態に係るクロストークノイズ解析システムと異なる。

【0066】

タイミング情報入力装置 9 は、設計しようとする論理回路に入力するクロック信号及び一般信号のタイミング情報を入力する。シミュレーション実行部 1 5 は、タイミング情報入力装置 9 により入力されたタイミング情報を用いて、被害配線を伝搬する信号の波形をシミュレーションする。この結果、信号の波形を的確に把握できる。

【0067】

論理接続情報解析部 8 は、論理接続情報入力装置 1 により入力された論理回路を解析し、被害配線を伝搬する立ち上がり信号又は立ち下がり信号のうち、被害レシーバセルを動作させる信号を選択する。例えば、図 19 に示すように、レシーバセル R 2 と、配線 N 4 を介してクロック信号を出力するドライバ D 4 と、配線 N 3 を介してクロック信号を出力するドライバ D 3 からなる論理回路がある。レシーバセル R 2 は、クロック信号の立ち上がりで動作する。即ち、配線 N 4 を伝搬する立ち上がり信号が、レシーバセル R 2 を動作させる。従って、配線 N 4 では立ち上がり信号が、論理接続情報解析部 8 により選択される。一方、ドライバ D 4 はインバータであるため、配線 N 3 を伝搬する立ち下がり信号が、レシーバセル R 2 を動作させる。従って、配線 N 3 では立ち下がり信号が、論理接続情報解析部 8 により選択される。このように、被害レシーバセルから論理を逆トレースする。又、クロックツリーの根から論理をトレースしてもよい。論理接続情報解析部 8 は、選択した信号と別の信号に生じた誤作動因子に関するエラー基準を排除するようエラー基準生成部 10 に命令する。即ち、図 19 に示す論理回路においては、配線 N 4 では立ち下がり信号に生じた誤作動因子に関するエラー基準が排除され、配線 N 3 では立ち上がり信号に生じた誤作動因子に関するエラー基準が排除される。

【0068】

エラー基準生成部 10 は、排除されるエラー基準を生成しない。例えば、配線 N 4 では立ち下がり信号に生じた誤作動因子に関するエラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」が、生成されない。

【0069】

本発明の第 5 の実施の形態に係るクロストークノイズ解析方法を、図 20 のフロー図を参照して説明する。

【0070】

(イ) 先ず、ステップ S 500 において、論理接続情報入力装置 1 により設計しようとする論理回路のレイアウトパターンが、データとして入力される。ステップ S 505 において、論理接続情報解析部 8 は、入力された論理回路を解析し

、被害配線を伝搬する立ち上がり信号又は立ち下がり信号のうち、被害レシーバセルを動作させる信号を選択する。ステップS510において、論理接続情報解析部8は、選択した信号と別の信号に生じた誤作動因子に関するエラー基準を排除するようエラー基準生成部10に命令する。ステップS515において、エラー基準生成部10が、エラー基準を生成する。このとき、エラー基準生成部10は、排除されるエラー基準を生成しない。

【0071】

(ロ) ステップS520において、タイミング情報入力装置9は、予め判っているクロック信号及び一般信号のタイミング情報を入力する。ステップS525において、シミュレーション実行部15は、タイミング情報入力装置9により入力されたタイミング情報を用いて、遷移状態及び静止状態の信号の波形をシミュレーションする。

【0072】

(ハ) ステップS530において、ノイズ解析部20は、クロストークノイズを検出する。そして、ステップS535において、検出されたクロストークノイズの「誤作動因子」を測定する。

【0073】

(ニ) ステップS540において、ノイズ解析部20により測定されたクロストークノイズの「誤作動因子」と、エラー基準生成部10により生成されたエラー基準とを比較する。

【0074】

(ホ) 比較した結果、ステップS545において、「誤作動因子」が、エラー基準を超える場合、ステップS550において、比較部25は、クロストークノイズが被害レシーバセルを誤作動させると判断し、誤作動が生じることを示す「エラー信号」を出力装置5へ出力する。逆に、ステップS545において、「誤作動因子」が、エラー基準を超えない場合、ステップS555において、比較部25は、クロストークノイズが被害レシーバセルを誤作動させないと判断し、誤作動が生じないことを示す「正常信号」を出力装置5へ出力する。

【0075】

本発明の第5の実施の形態によれば、ネットごとに使用するエラー基準を選択することにより、クロストークノイズ解析の擬似エラーが減り、論理回路の最適設計の高速化が図れる。

【0076】

【発明の効果】

本発明に係るノイズ解析システム及びノイズ解析方法によれば、遷移状態のノイズの影響を的確に把握できる。又、ノイズの影響で誤作動しない論理回路の最適設計が可能となるため、過剰設計を防ぎ、小面積化及び低消費電力化に資する。更に、ノイズ解析の擬似エラーが減り、論理回路の最適設計の高速化が図れる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態に係るクロストークノイズ解析システムの構成の一例を示すブロック図である。

【図2】 クロストークノイズが生じる回路の一例を示した回路図である。

【図3】 立ち上がり信号にクロストークノイズが生じる一例を示した信号の波形図である。

【図4】 立ち下がり信号にクロストークノイズが生じる一例を示した信号の波形図である。

【図5】 エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅」の一例を表したグラフである。

【図6】 本発明の第1の実施の形態に係るクロストークノイズ解析方法の一例を示すフロー図である。

【図7】 本発明の第2の実施の形態に係るクロストークノイズ解析システムの構成の一例を示すブロック図である。

【図8】 エラー基準「立ち下がり信号ノイズ電圧－立ち下がり信号ノイズ時間幅－レシーバセル負荷容量」の一例を表したグラフである。

【図9】 本発明の第2の実施の形態に係るクロストークノイズ解析方法の一例を示すフロー図である。

【図10】 本発明の第3の実施の形態に係るクロストークノイズ解析システ

ムの構成の一例を示すブロック図である。

【図 1 1】一定信号に立ち上がりのクロストークノイズが生じる一例を示した信号の波形図である。

【図 1 2】一定信号に立ち下りのクロストークノイズが生じる一例を示した信号の波形図である。

【図 1 3】エラー基準「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」の一例を表したグラフである。

【図 1 4】本発明の第 3 の実施の形態に係るクロストークノイズ解析方法の一例を示すフロー図である。

【図 1 5】本発明の第 4 の実施の形態に係るクロストークノイズ解析システムの構成の一例を示すブロック図である。

【図 1 6】エラー基準「静止時ノイズ電圧（立ち上がり）－静止時ノイズ時間幅（立ち上がり）」が、エラー基準「立ち下り信号ノイズ電圧－立ち下り信号ノイズ時間幅」を包含することを示したグラフである。

【図 1 7】本発明の第 4 の実施の形態に係るクロストークノイズ解析方法の一例を示すフロー図である。

【図 1 8】本発明の第 5 の実施の形態に係るクロストークノイズ解析システムの構成の一例を示すブロック図である。

【図 1 9】論理回路中の被害レシーバセルから論理を逆トレースすることを説明する回路図である。

【図 2 0】本発明の第 5 の実施の形態に係るクロストークノイズ解析方法の一例を示すフロー図である。

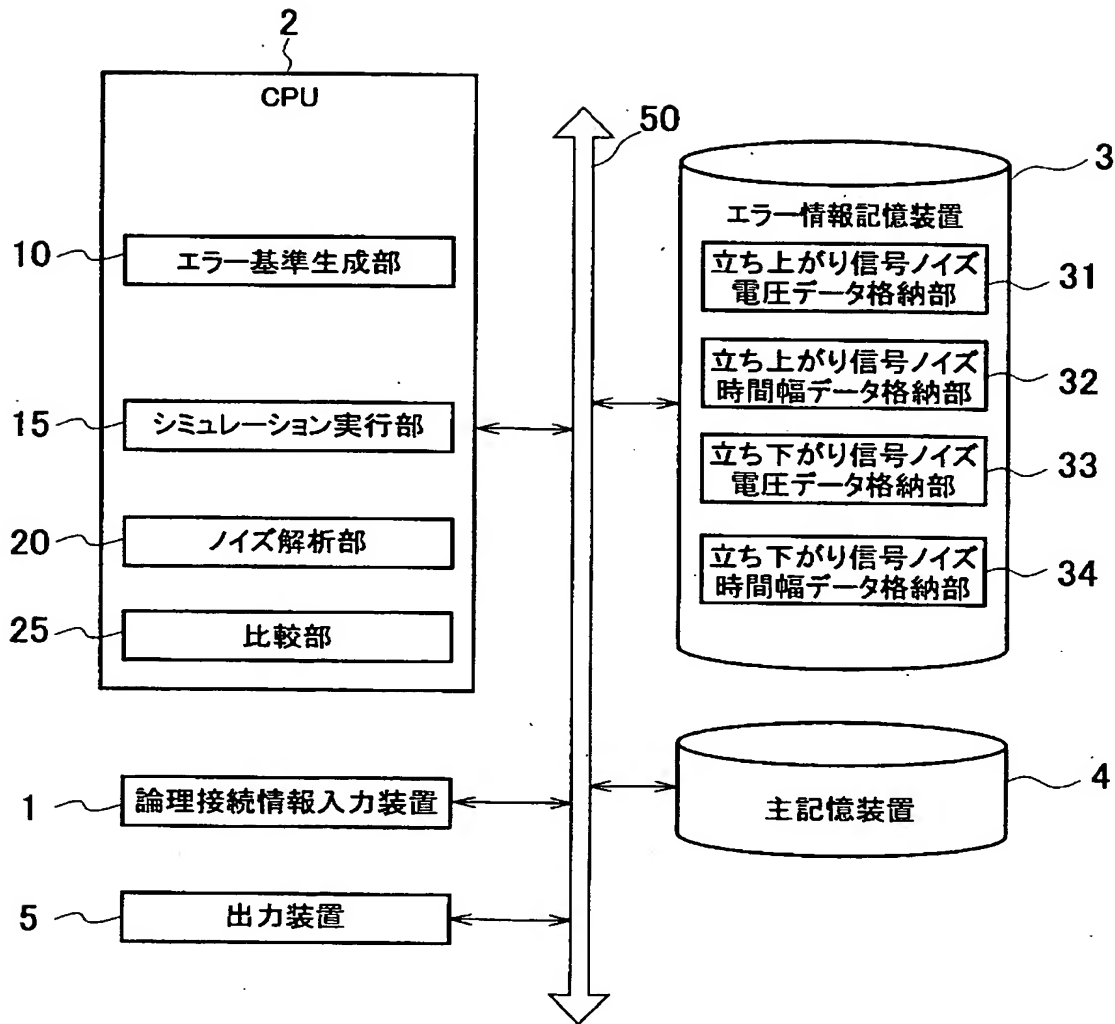
【符号の説明】

- 1 論理接続情報入力装置
- 2 CPU
- 3 エラー情報記憶装置
- 4 記憶装置
- 5 出力装置
- 6 ネット解析部

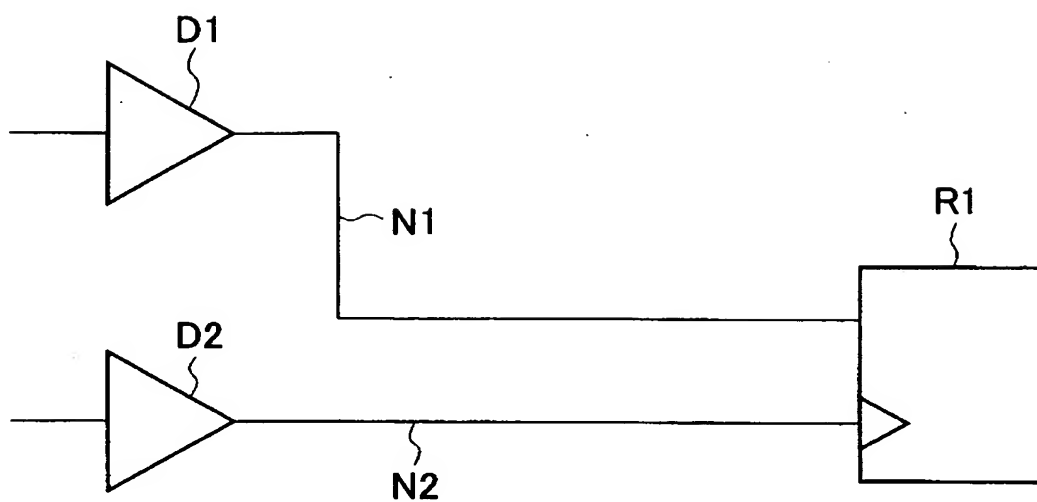
- 7 エラー基準解析部
- 8 論理接続情報解析部
- 9 タイミング情報入力装置
- 10 エラー基準生成部
- 15 シミュレーション実行部
- 20 ノイズ解析部
- 25 比較部
- 31 立ち上がり信号ノイズ電圧データ格納部
- 32 立ち上がり信号ノイズ時間幅データ格納部
- 33 立ち下がり信号ノイズ電圧データ格納部
- 34 立ち下がり信号ノイズ時間幅データ格納部
- 35 被害レシーバセル負荷容量データ格納部
- 36 静止時ノイズ電圧（立ち上がり）データ格納部
- 37 静止時ノイズ時間幅（立ち上がり）データ格納部
- 38 静止時ノイズ電圧（立ち下がり）データ格納部
- 39 静止時ノイズ時間幅（立ち下がり）データ格納部
- 50 バス

【書類名】 図面

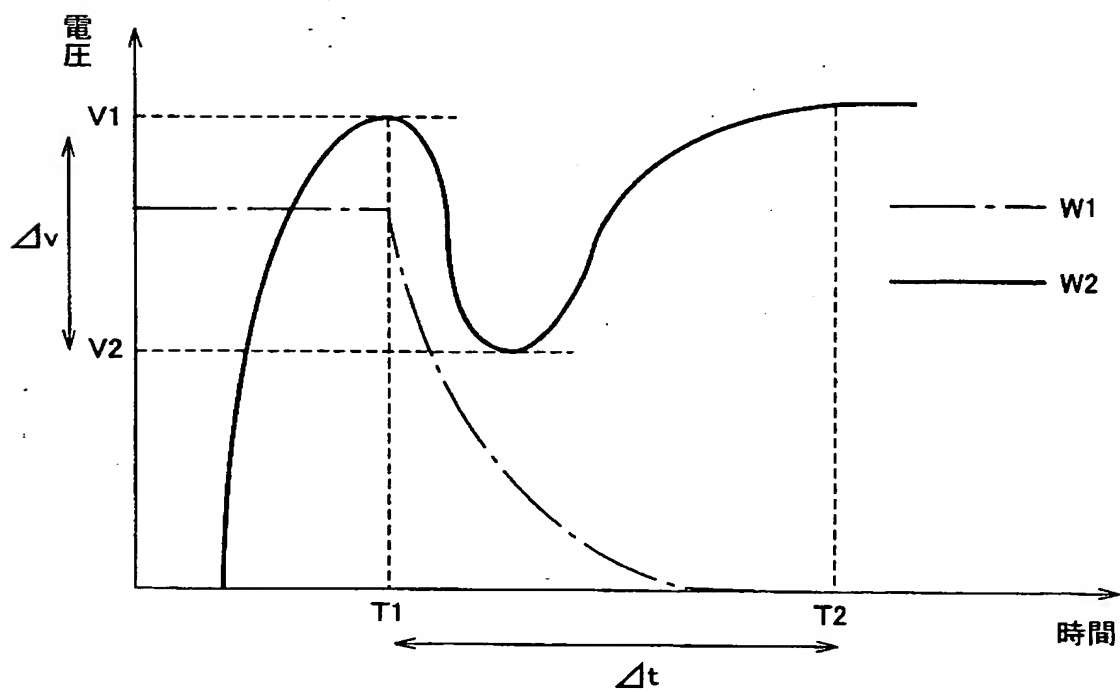
【図 1】



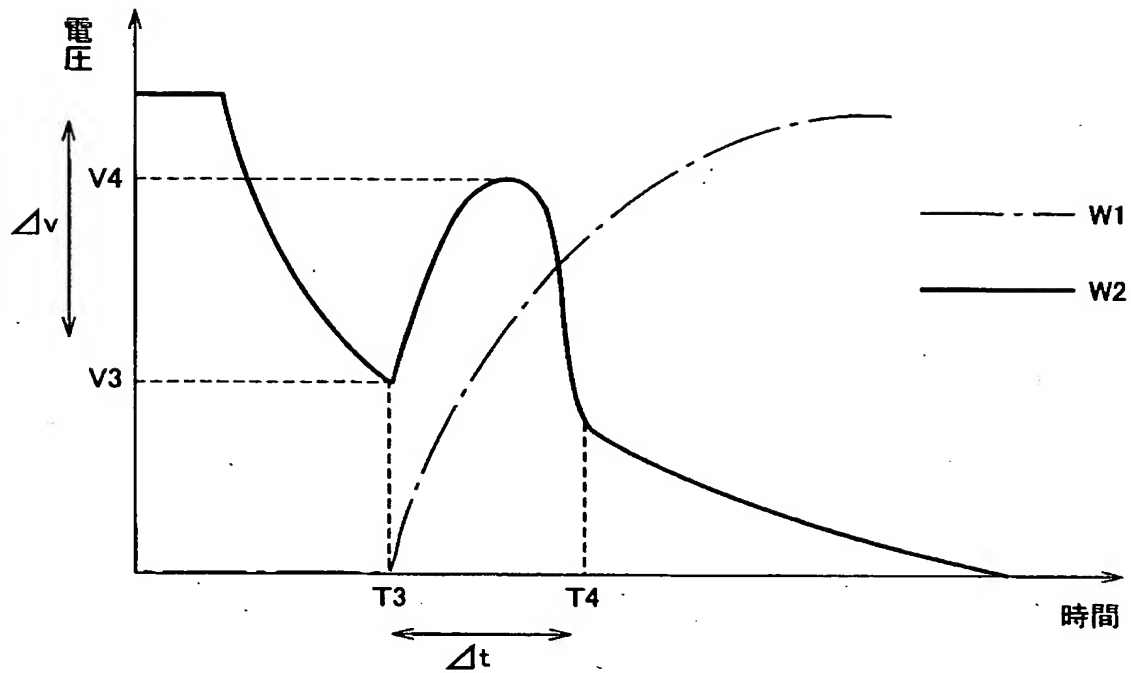
【図 2】



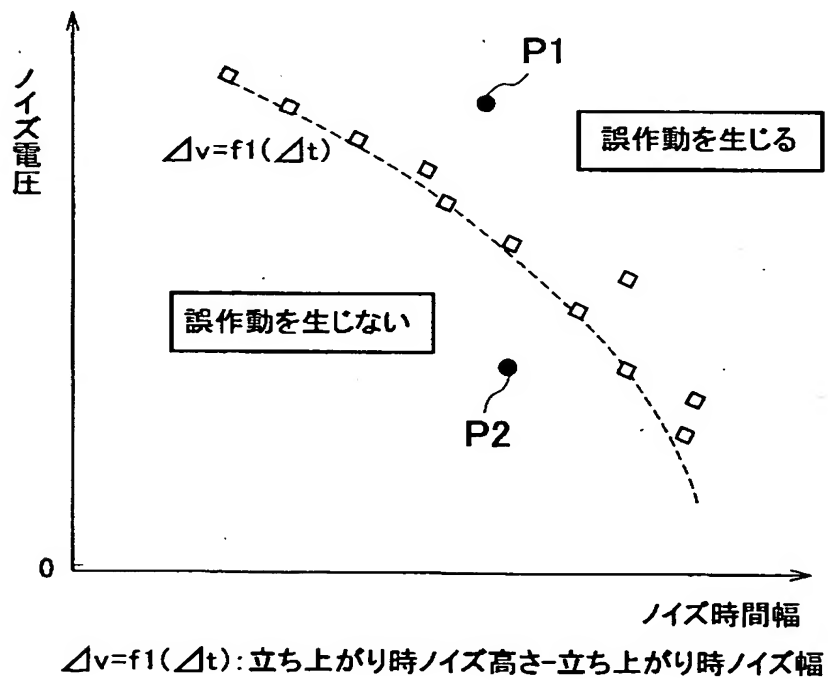
【図 3】



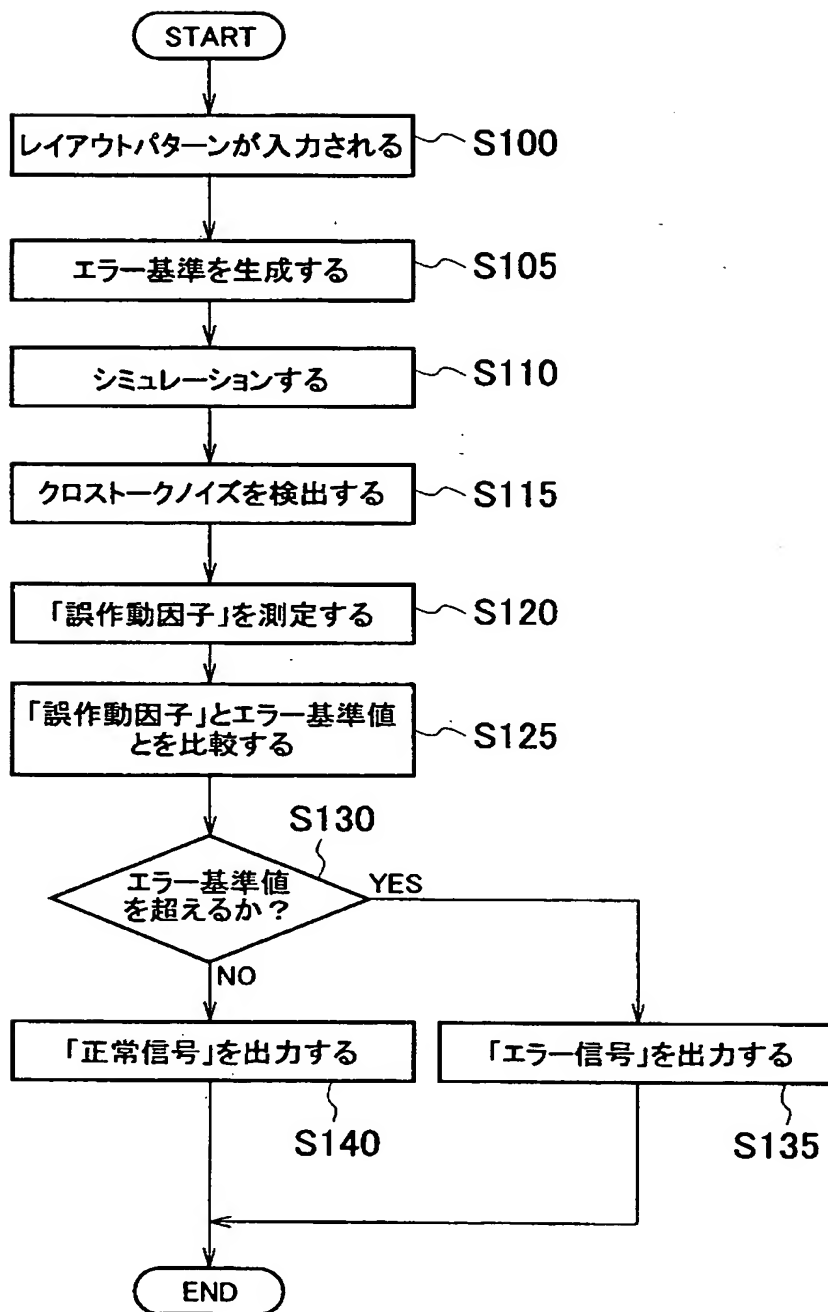
【図 4】



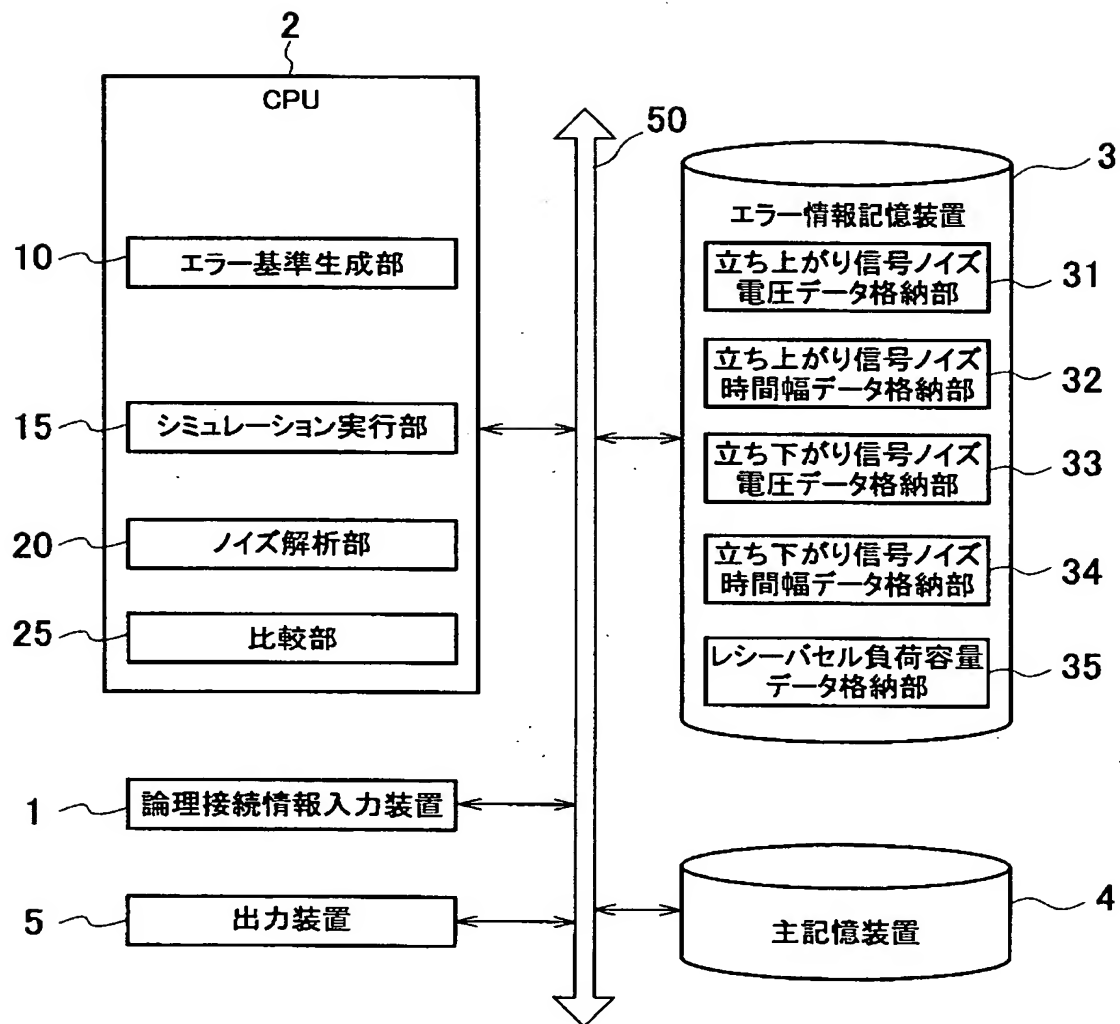
【図 5】



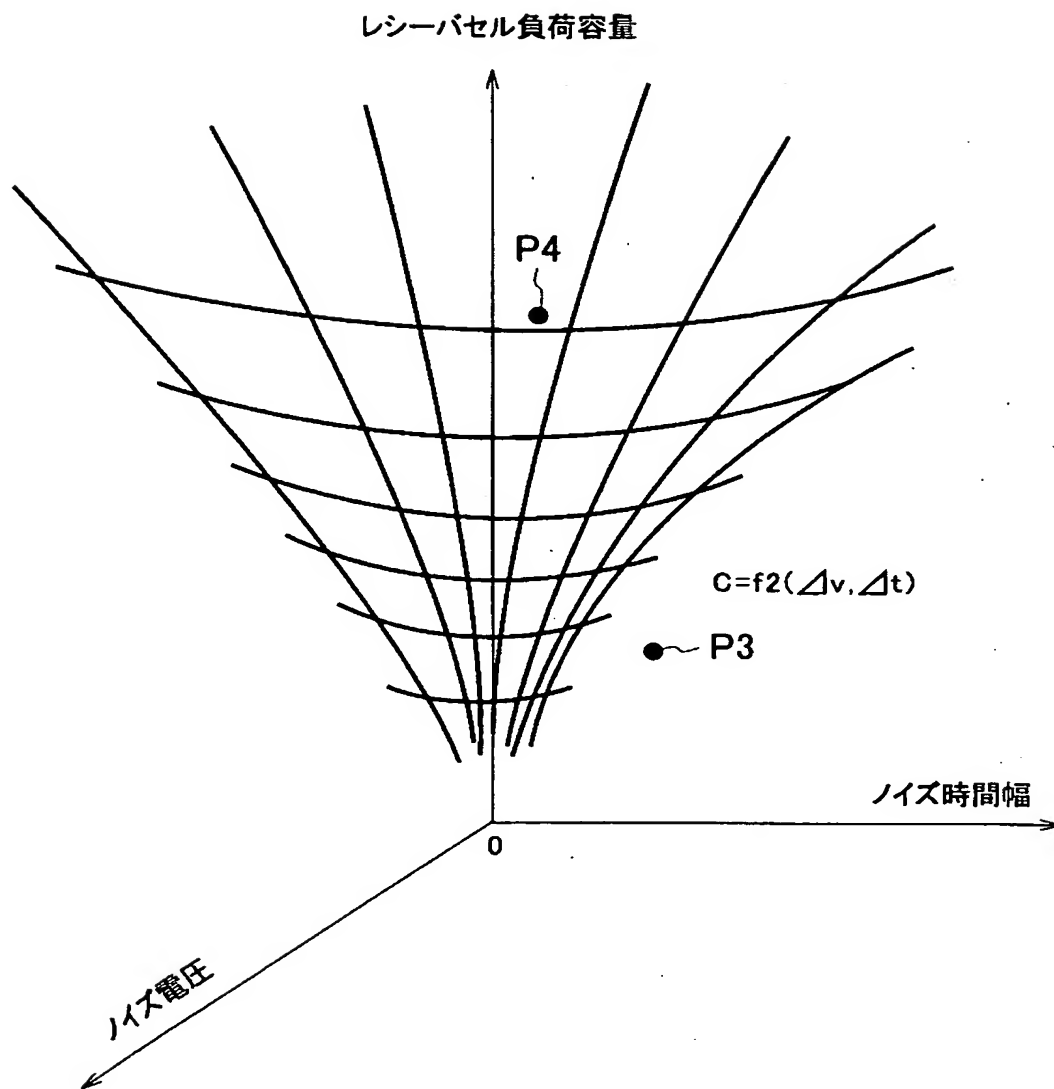
【図 6】



【図 7】

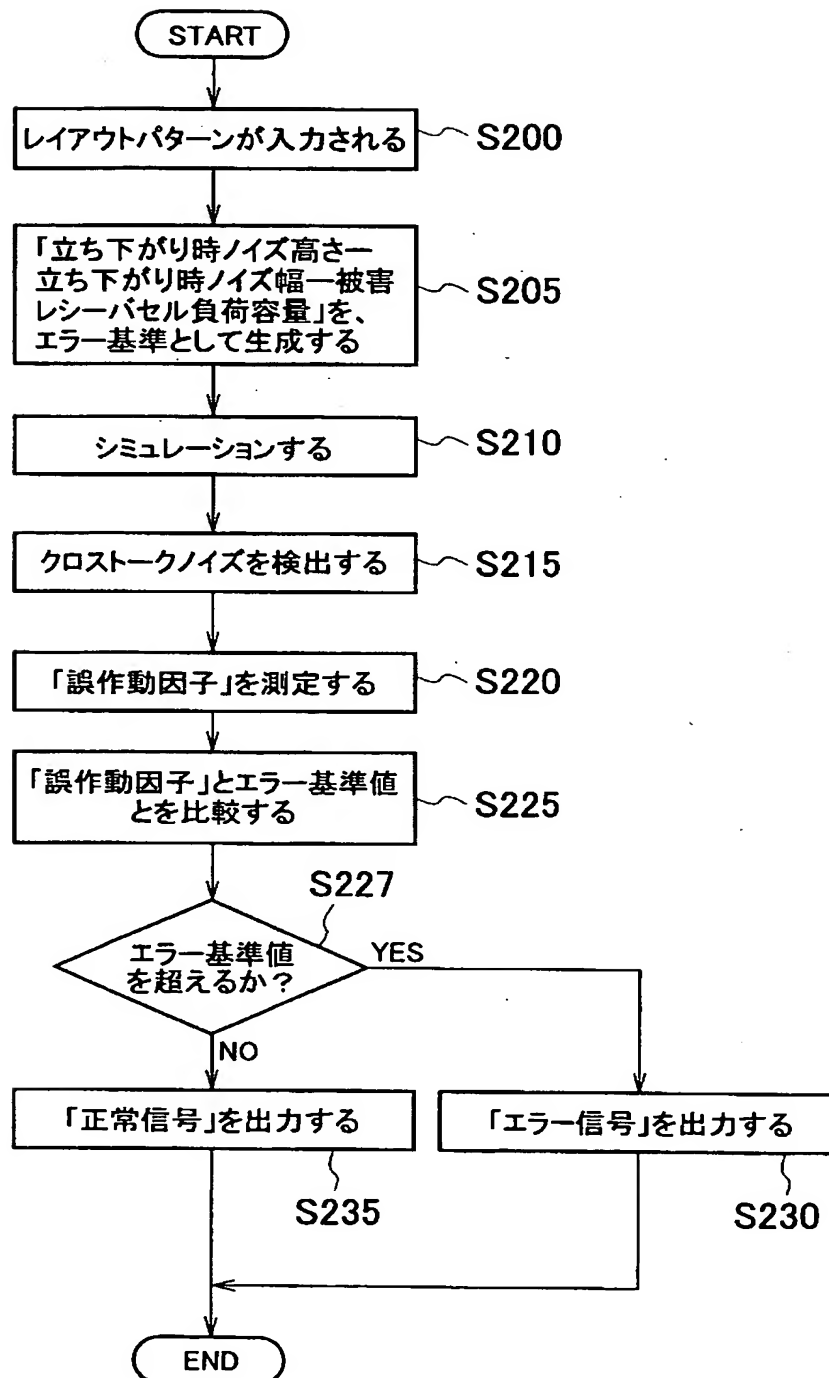


【図 8】

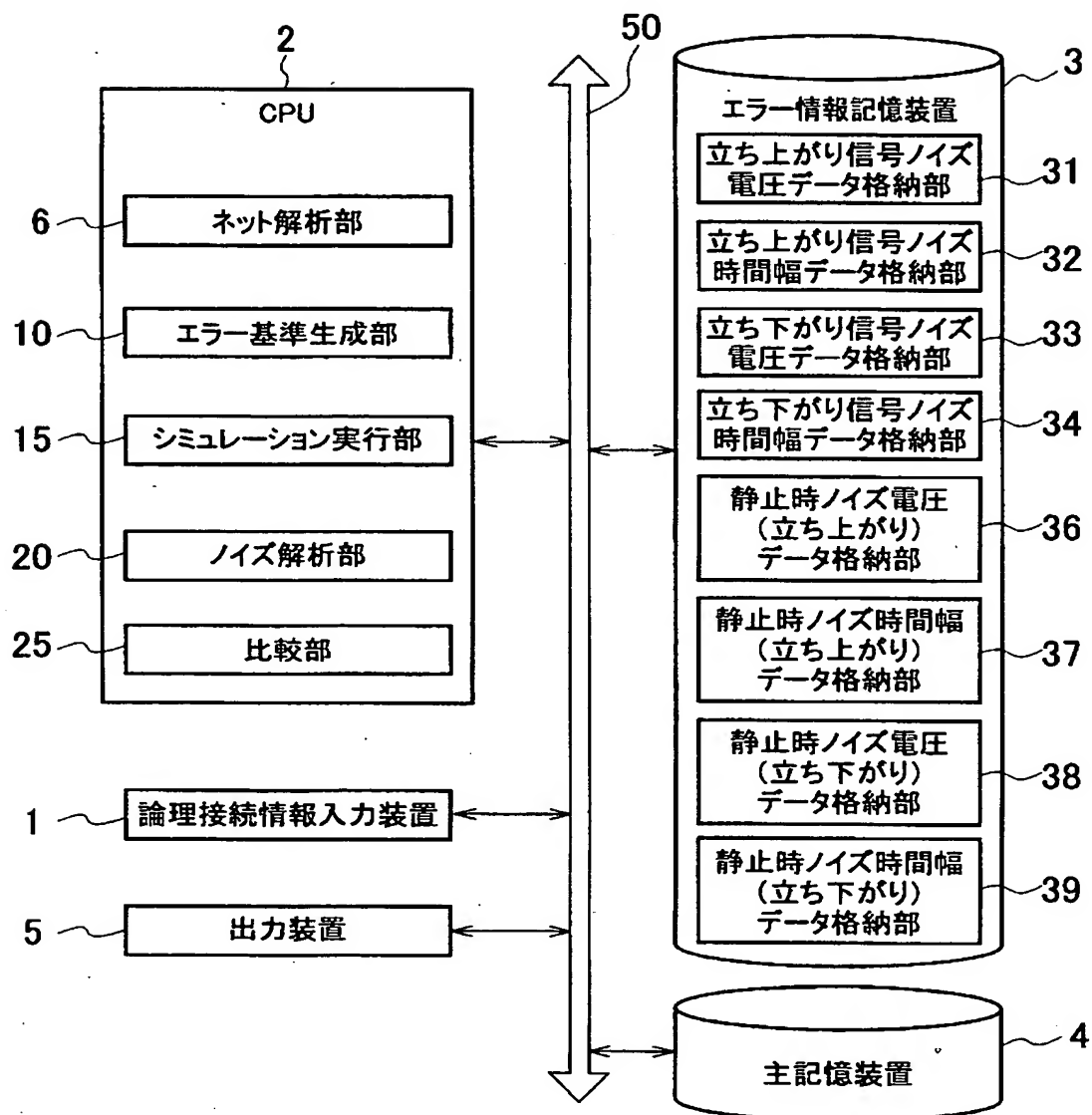


$C = f(\Delta v, \Delta t)$: 立ち下がり信号ノイズ電圧ー立ち下がり信号ノイズ時間幅
ーレシーバセル負荷容量

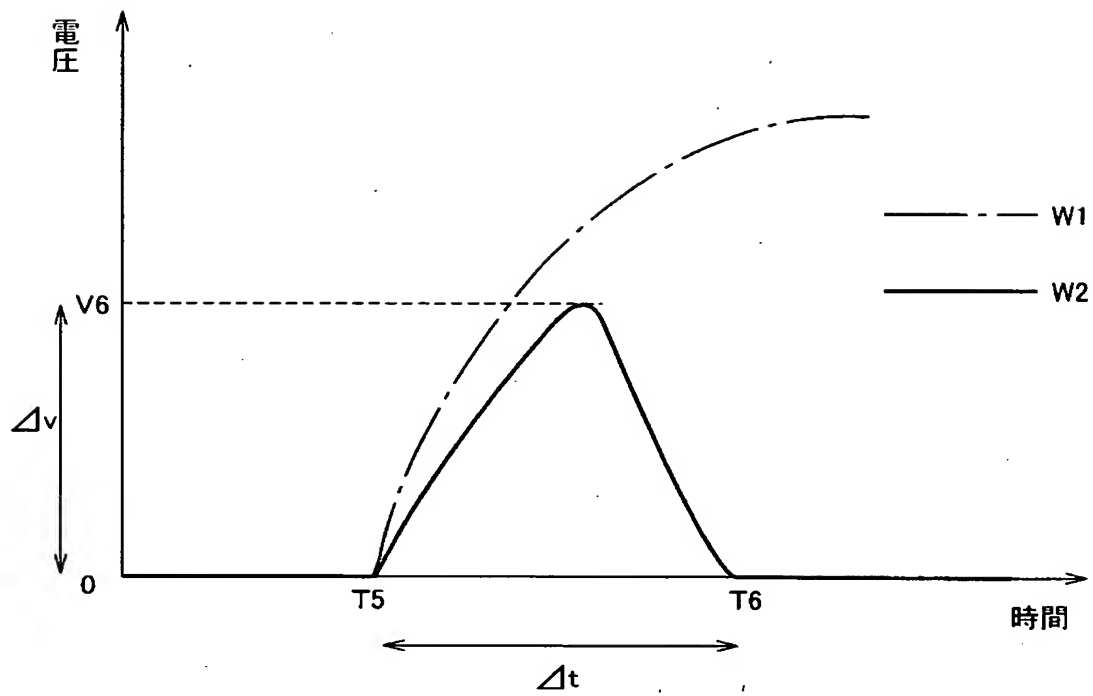
【図 9】



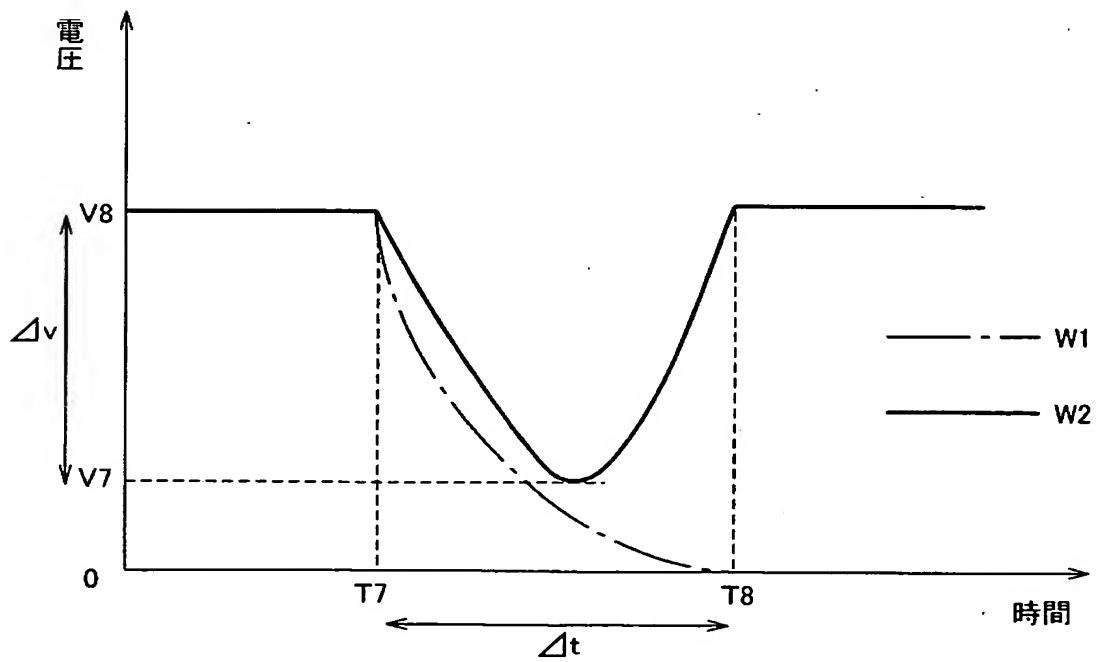
【図 10】



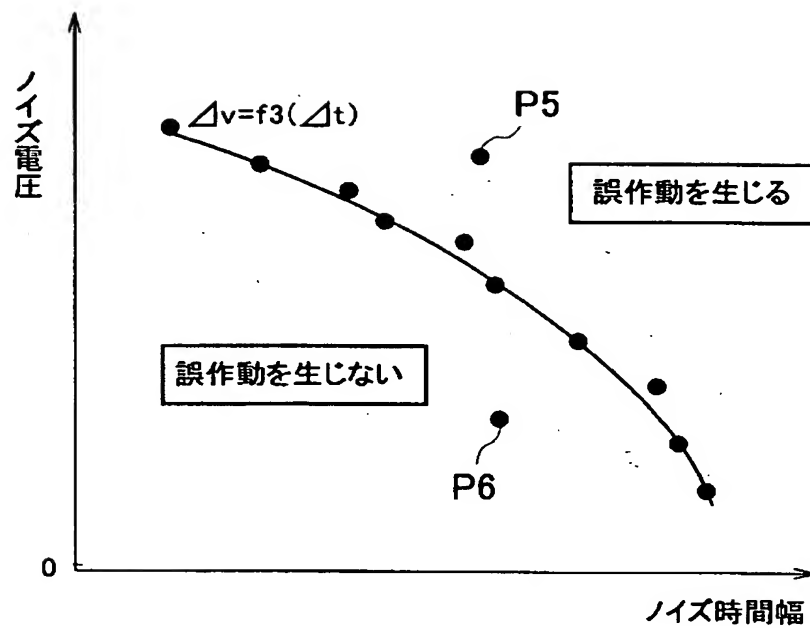
【図 11】



【図 12】

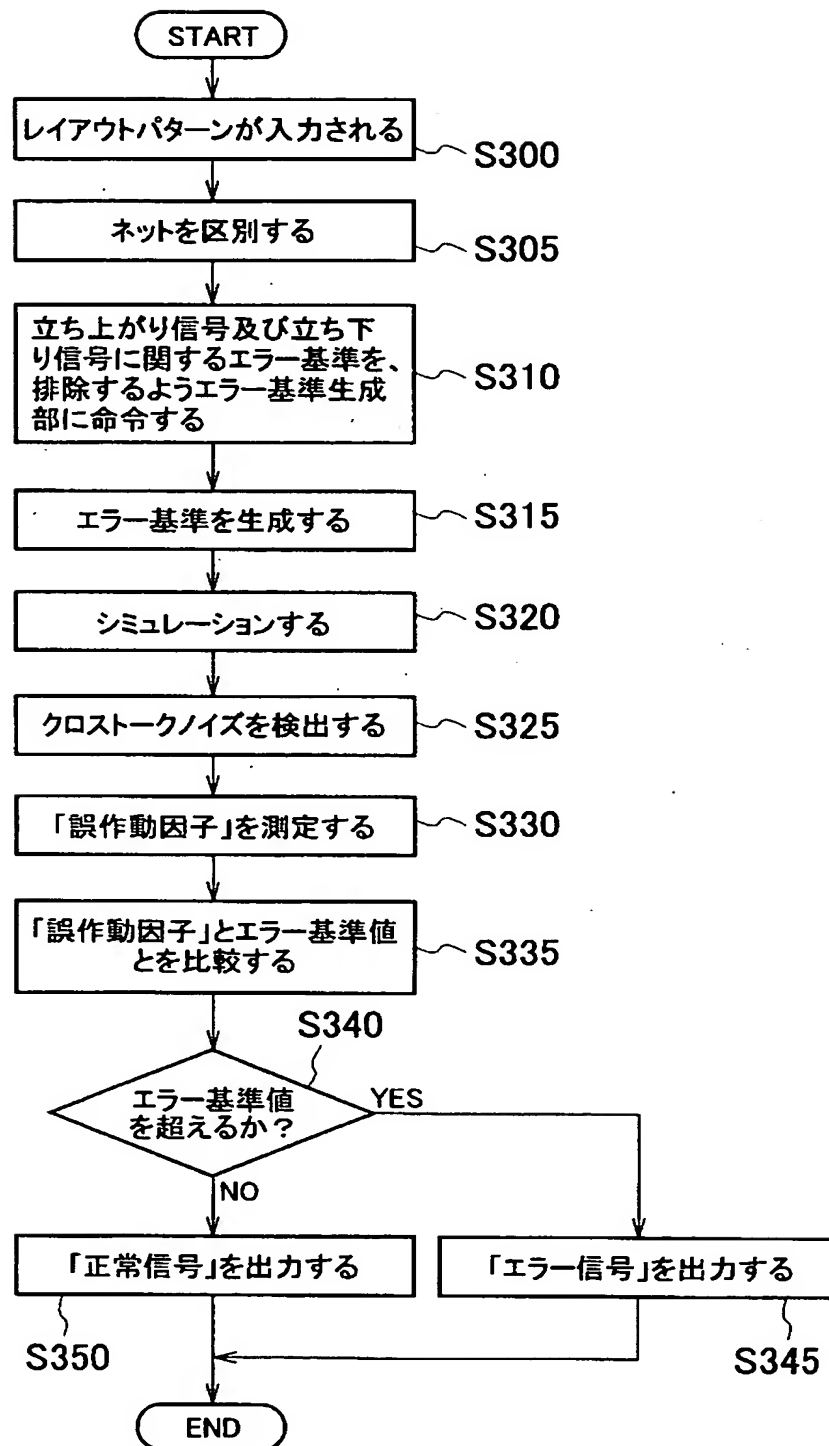


【図 13】

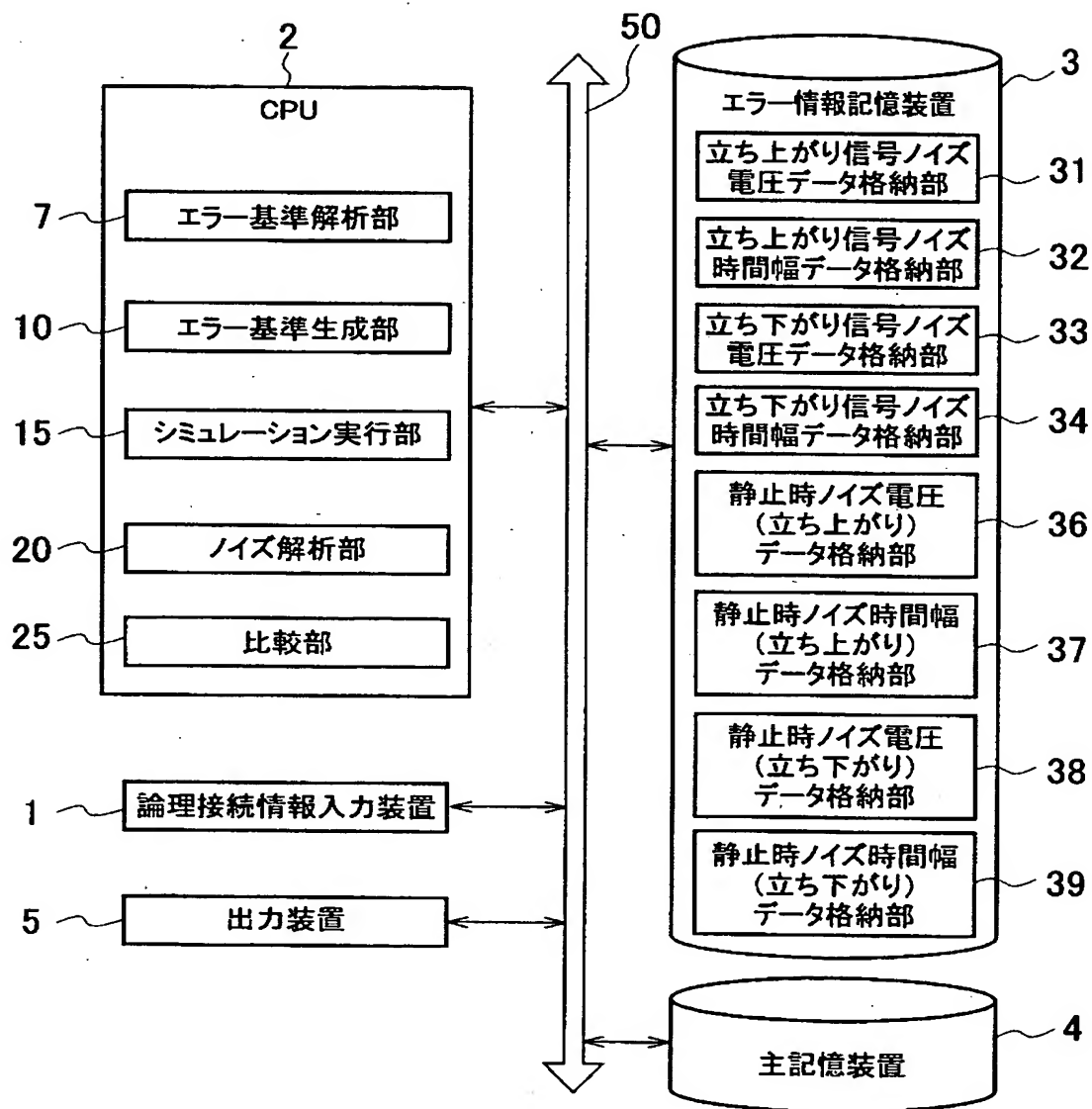


$\Delta v=f3(\Delta t)$: 静止時ノイズ電圧(立ち上がり) - 静止時ノイズ時間幅(立ち上がり)

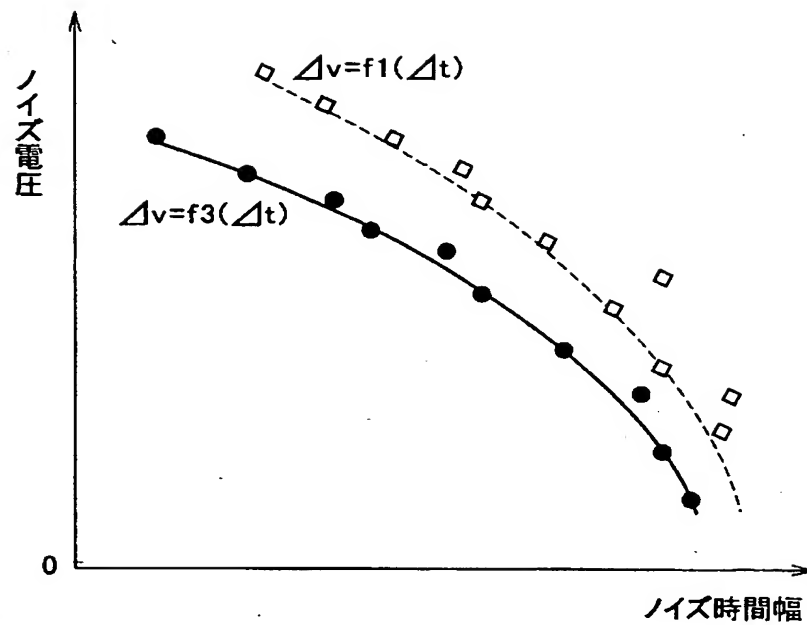
【図 14】



【図 15】



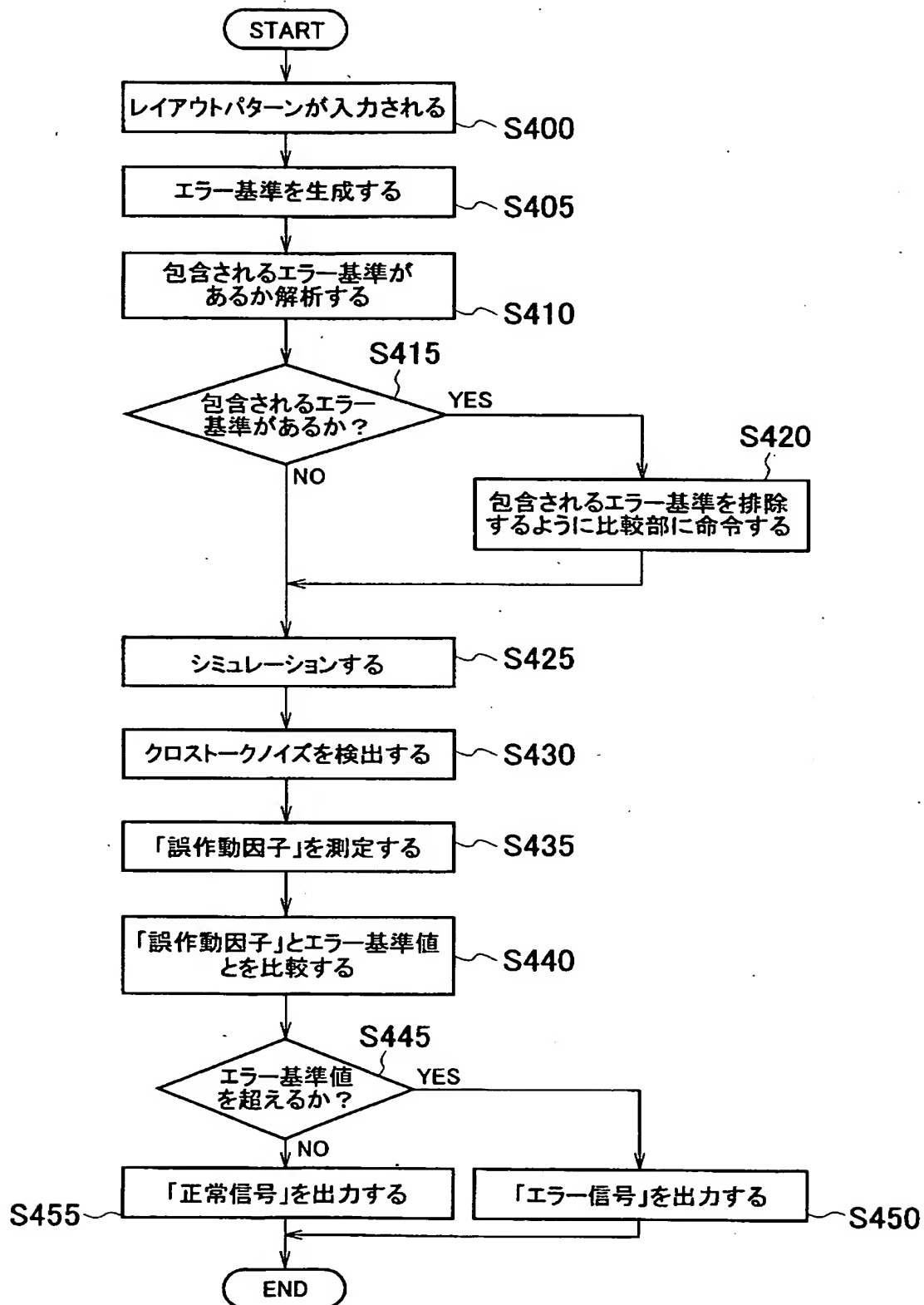
【図 16】



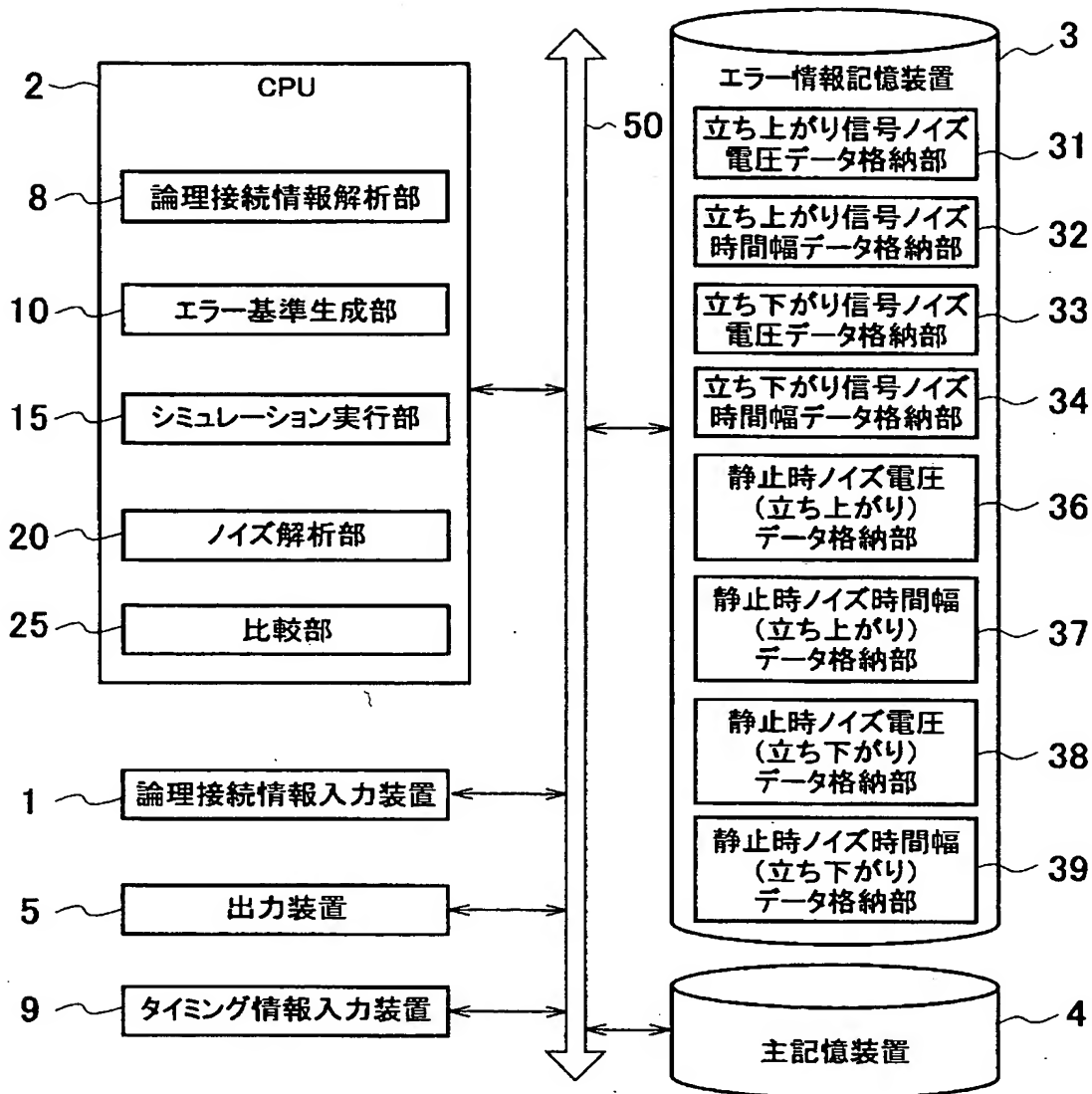
$\Delta v = f_1(\Delta t)$: 立ち下がり時ノイズ高さー立ち下がり時ノイズ幅

$\Delta v = f_3(\Delta t)$: 静止時ノイズ電圧(立ち上がり)ー静止時ノイズ時間幅(立ち上がり)

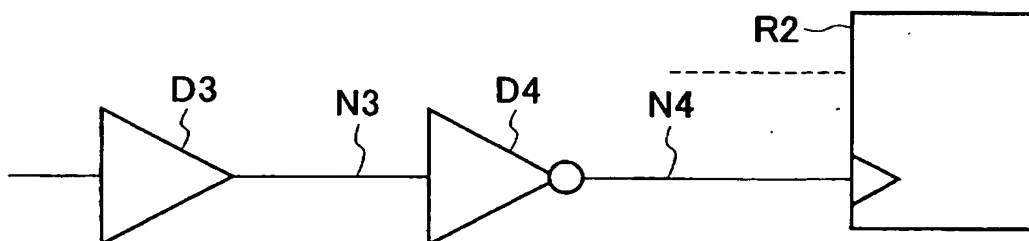
【図 17】



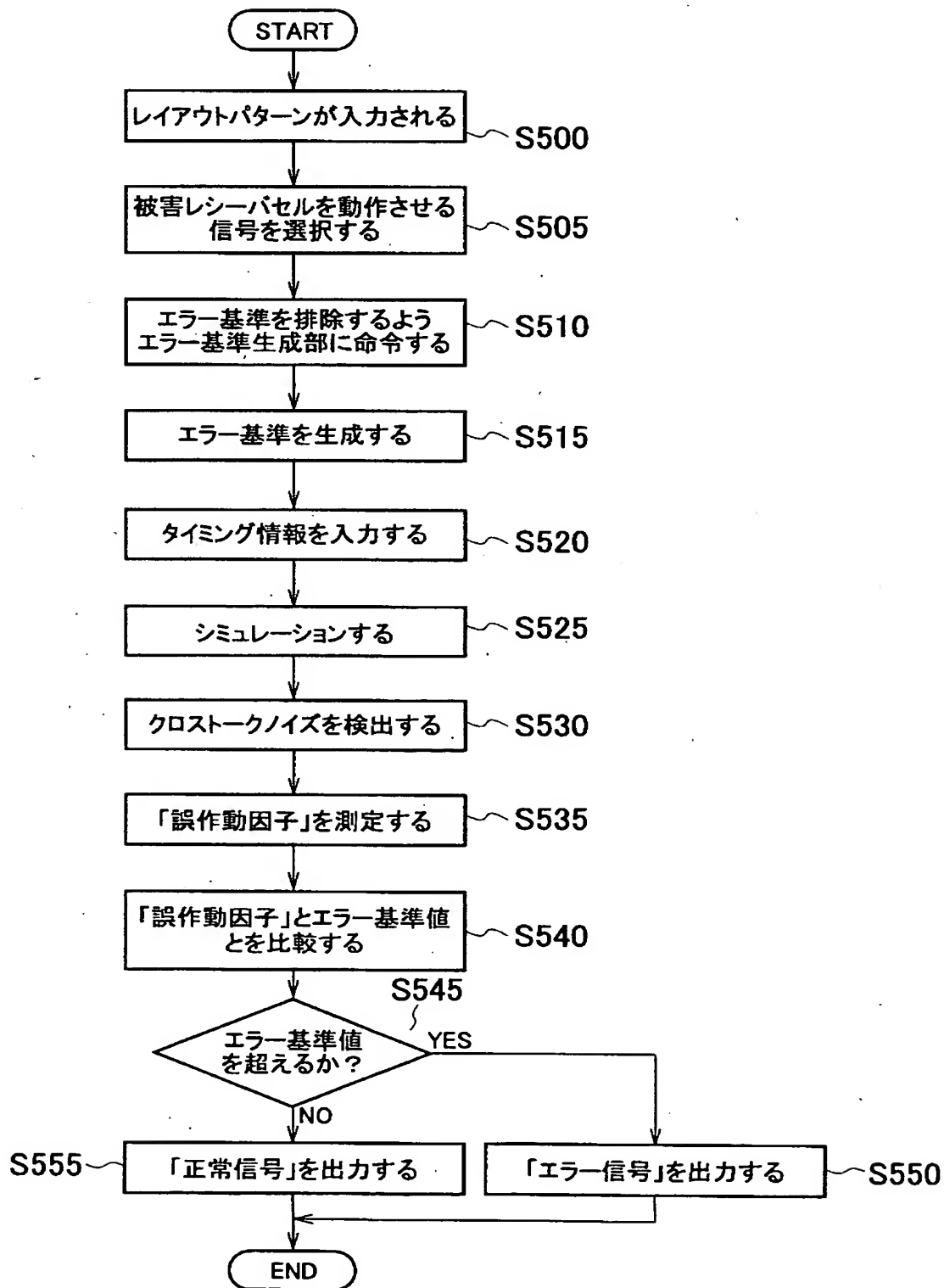
【図 18】



【図 19】



【図 20】



【書類名】 要約書

【要約】

【課題】 大規模集積回路のレイアウトパターンについて、自動的にクロストークノイズによる誤作動が発生する危険性がある箇所を検出するノイズ解析システム、及びノイズ解析方法を提供する。

【解決手段】

論理回路中のレシーバセルを誤作動させる誤作動因子であって、レシーバセルを誤作動させる値をエラー情報として記憶するエラー情報記憶装置 3 と、エラー情報記憶装置 3 からエラー情報を選択し、エラー情報を補完処理した後の関数の値を、エラー基準として生成するエラー基準生成部 10 と、レシーバセルに入力される誤作動因子の値を測定するノイズ解析部 20 と、ノイズ解析部 20 により解析された誤作動因子の値とエラー基準生成部 10 により生成されたエラー基準とを比較し、誤作動因子の値がエラー基準を超える場合にレシーバセルが誤作動することを示す信号を出力する比較部 25 とを備える。

【選択図】 図 1

職権訂正履歴 (職権訂正)

特許出願の番号	特願 2003-176643
受付番号	50301034725
書類名	特許願
担当官	末武 実 1912
作成日	平成 15 年 6 月 24 日

<訂正内容 1>

訂正ドキュメント

明細書

訂正原因

職権による訂正

訂正メモ

【図面の簡単な説明】の欄を行頭訂正します。

訂正前内容

【0076】

【発明の効果】

本発明に係るノイズ解析システム及びノイズ解析方法によれば、遷移状態のノイズの影響を的確に把握できる。又、ノイズの影響で誤作動しない論理回路の最適設計が可能となるため、過剰設計を防ぎ、小面積化及び低消費電力化に資する。更に、ノイズ解析の擬似エラーが減り、論理回路の最適設計の高速化が図れる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態に係るクロストークノイズ解析システムの構成の一例を示すブロック図である。

訂正後内容

【0076】

【発明の効果】

本発明に係るノイズ解析システム及びノイズ解析方法によれば、遷移状態のノイズの影響を的確に把握できる。又、ノイズの影響で誤作動しない論理回路の最適設計が可能となるため、過剰設計を防ぎ、小面積化及び低消費電力化に資する。更に、ノイズ解析の擬似エラーが減り、論理回路の最適設計の高速化が図れる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態に係るクロストークノイズ解析システムの構成の一例を示すブロック図である。

次頁無

特願 2003-176643

出願人履歴情報

識別番号

[000003078]

- | | |
|----------|----------------|
| 1. 変更年月日 | 2001年 7月 2日 |
| [変更理由] | 住所変更 |
| 住 所 | 東京都港区芝浦一丁目1番1号 |
| 氏 名 | 株式会社東芝 |
| | |
| 2. 変更年月日 | 2003年 5月 9日 |
| [変更理由] | 名称変更 |
| | 住所変更 |
| 住 所 | 東京都港区芝浦一丁目1番1号 |
| 氏 名 | 株式会社東芝 |